

Indywidualna Pracownia Elektroniczna

Wykład 4 **Układy cyfrowe**

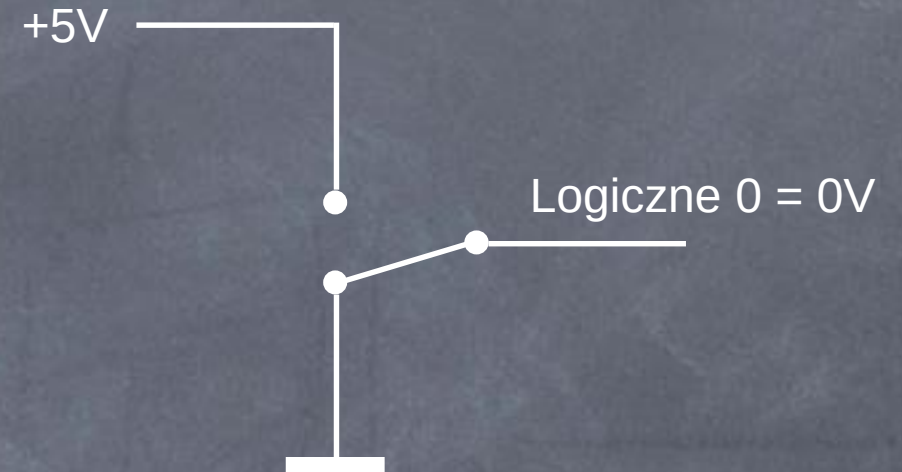
Piotr Fita

Elektronika cyfrowa i analogowa

- Układy analogowe - przetwarzanie sygnałów, których wartości zmieniają się w sposób ciągły w pewnym zakresie (np. filtr dolnoprzepustowy RC)
- Układy cyfrowe - przetwarzanie sygnałów, które przyjmują tylko jedną z dwóch wartości:
 - 1 (prawda, stan wysoki, H)
 - 0 (fałsz, stan niski, L)

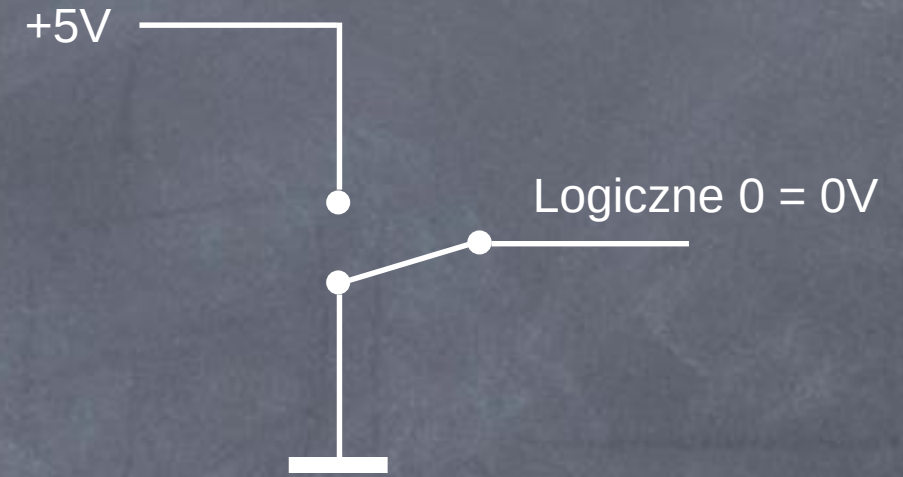
Elektronika cyfrowa i analogowa

Przykładowa napięciowa reprezentacja stanów logicznych

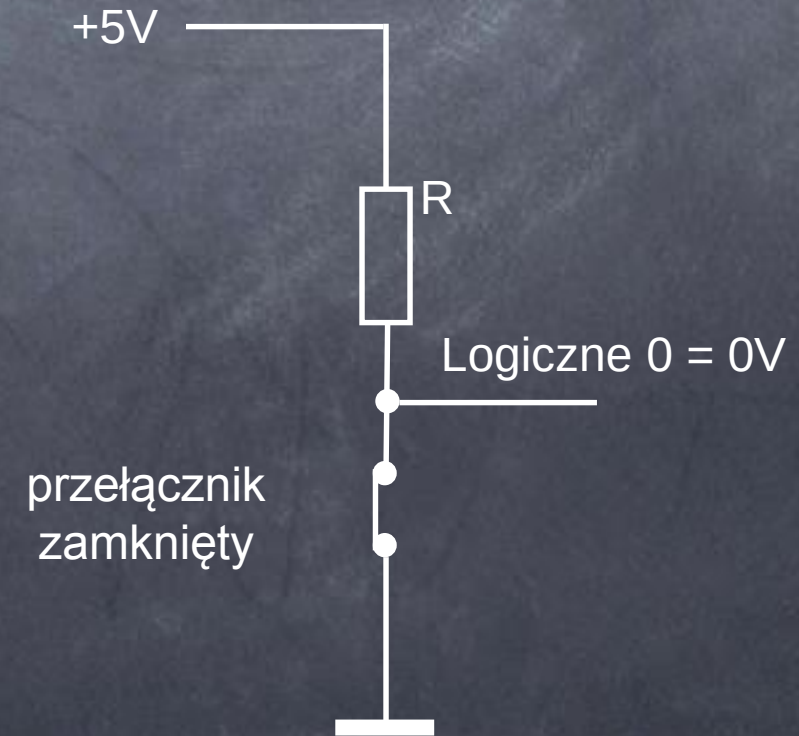
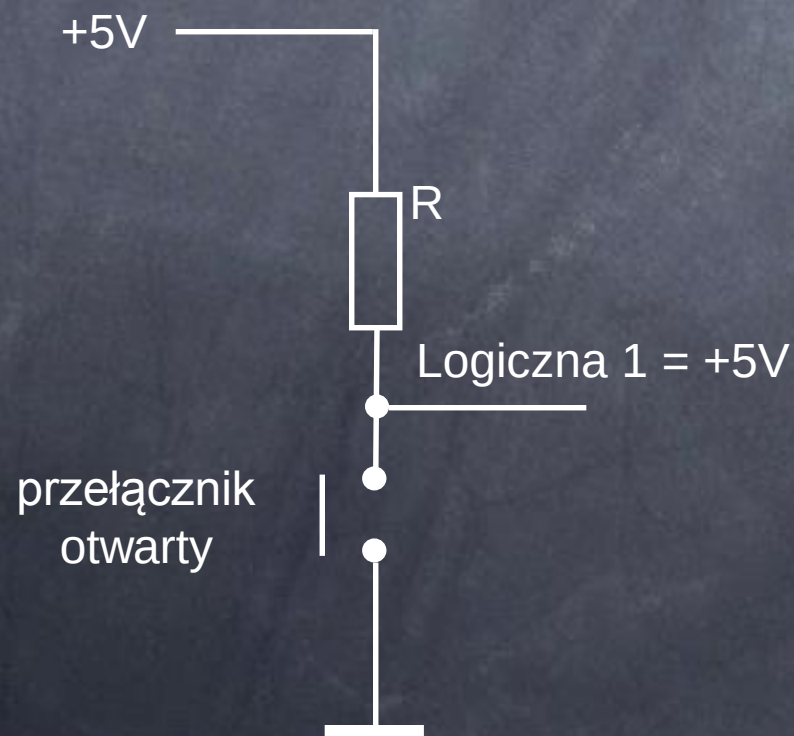


Elektronika cyfrowa i analogowa

Przykładowa napięciowa reprezentacja stanów logicznych

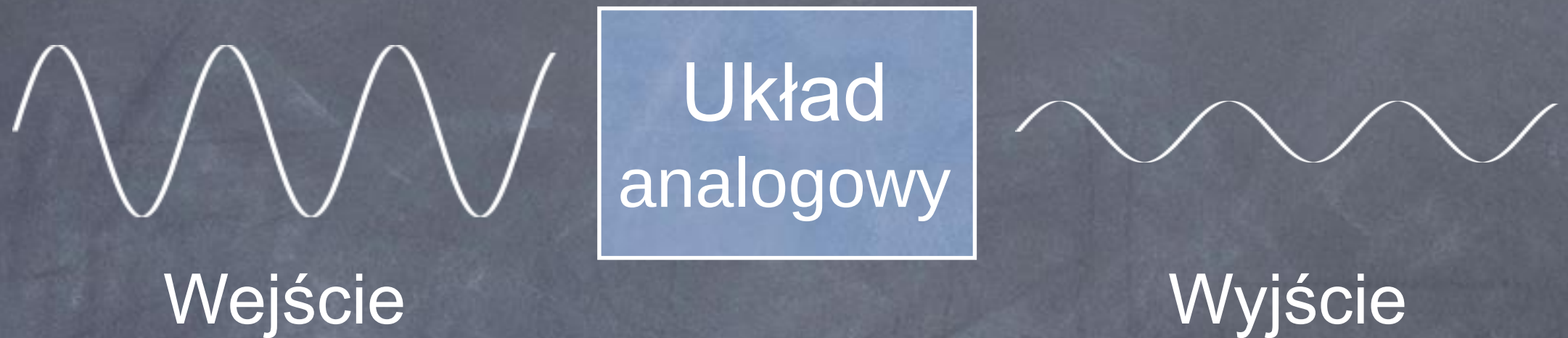


Lepsze rozwiązanie



Elektronika cyfrowa i analogowa

- Układy analogowe



- Układy cyfrowe



Rodzaje układów cyfrowych



- Układy kombinatoryczne:
 - stan wyjść jest jednoznacznie określony przez stan wejść w danej chwili
- Układy sekwencyjne:
 - stan wyjść jest określony przez stan wejść i wcześniejszy stan układu

Układy kombinatoryczne

Bramki logiczne

Wykonują podstawowe operacje logiczne

Alternatywa
OR



$$Y = a \vee b$$

a	b	Y
1	1	1
1	0	1
0	1	1
0	0	0

Koniunkcja
AND



$$Y = a \wedge b$$

a	b	Y
1	1	1
1	0	0
0	1	0
0	0	0

Negacja
NOT



$$Y = \bar{a}$$

a	Y
1	0
0	1

Bramki logiczne

Podstawowe twierdzenie logiczne:

Każdą funkcję logiczną można złożyć z kombinacji alternatywy, koniunkcji i negacji

Bramki logiczne

Wygodne bramki złożone:

NOR
NOT-OR



a	b	Y
1	1	0
1	0	0
0	1	0
0	0	1

NAND
NOT-AND



a	b	Y
1	1	0
1	0	1
0	1	1
0	0	1

Bramki logiczne

Bramka NOT z bramek złożonych:



a	b	Y
1	1	0
1	0	0
0	1	0
0	0	1

a	b	Y
1	1	0
1	0	1
0	1	1
0	0	1

a	Y
1	0
0	1

Bramki logiczne

Prawa de Morgana

$$\overline{a \wedge b} = \overline{a} \vee \overline{b}$$

$$\overline{a \vee b} = \overline{a} \wedge \overline{b}$$

Bramki logiczne

Podstawowe twierdzenie logiczne inaczej:

Każdą funkcję logiczną można złożyć

- wyłącznie z bramek NAND

lub

- wyłącznie z bramek NOR

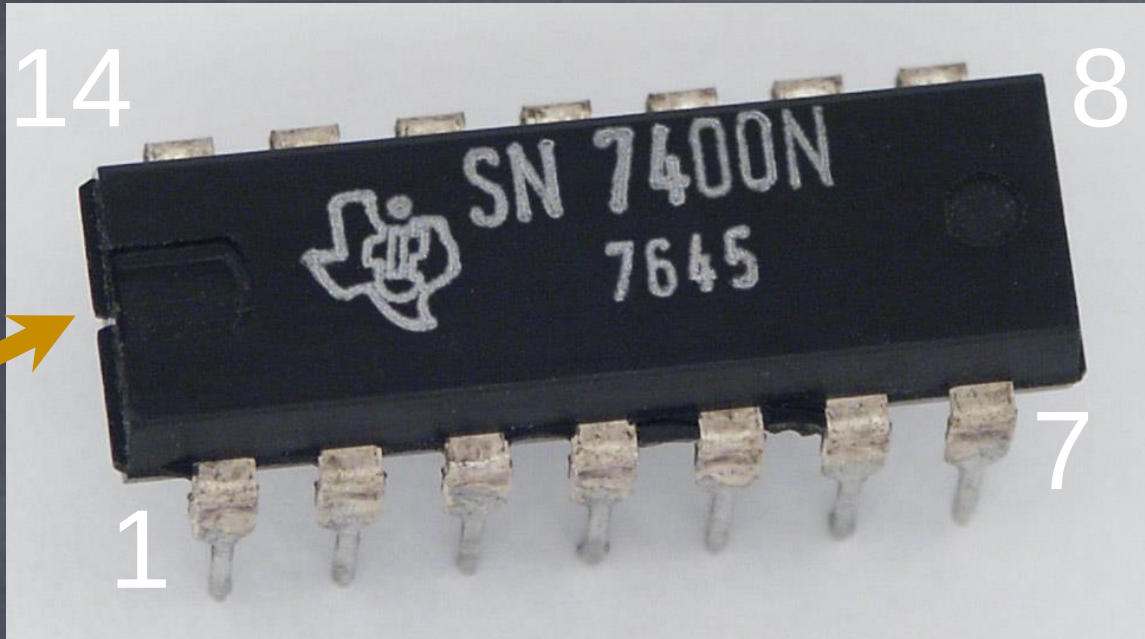
Bramki logiczne

Bramka exclusive-OR = XOR



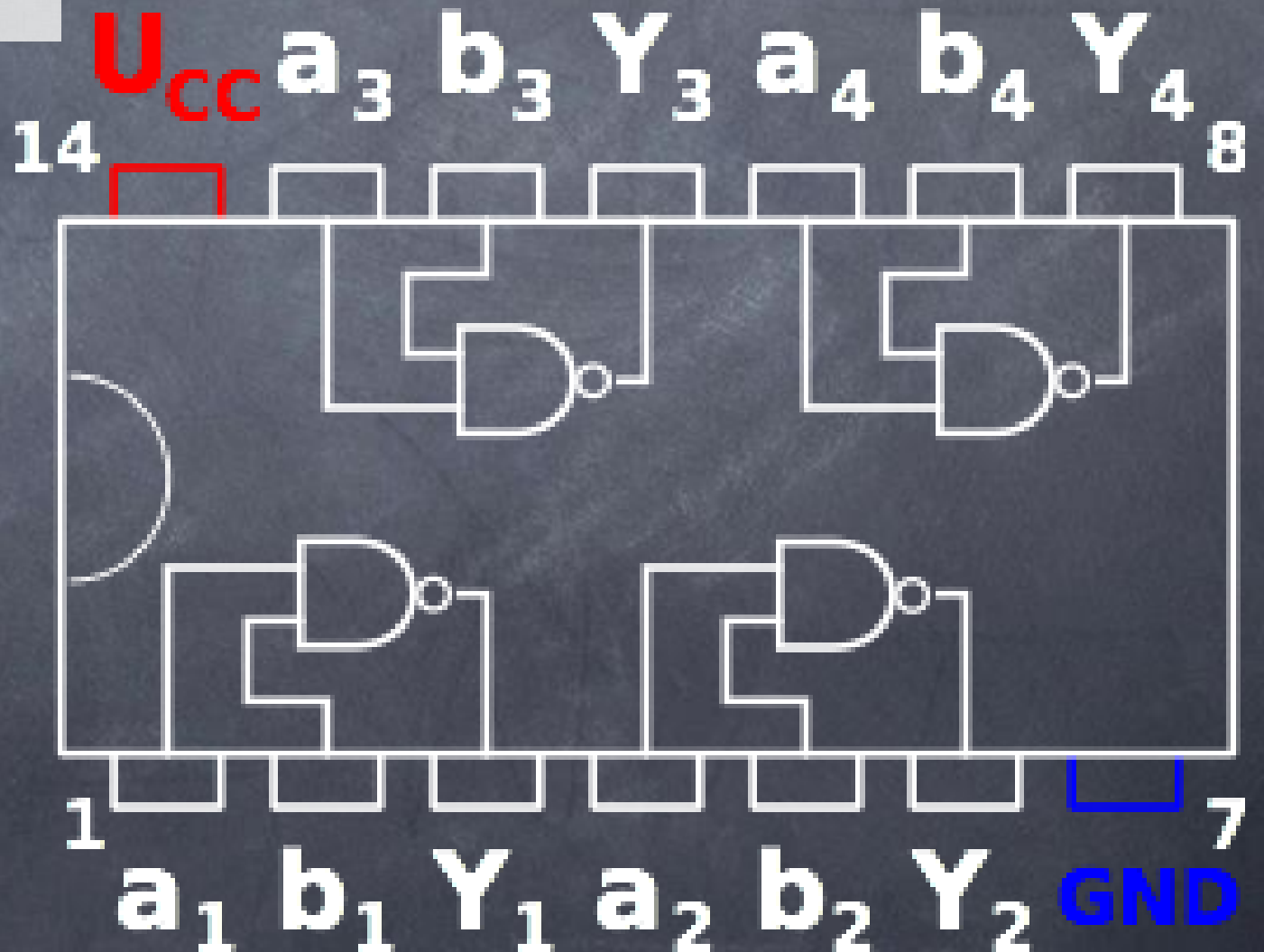
a	b	Y
1	1	0
1	0	1
0	1	1
0	0	0

Jak to wygląda?



Układ 7400

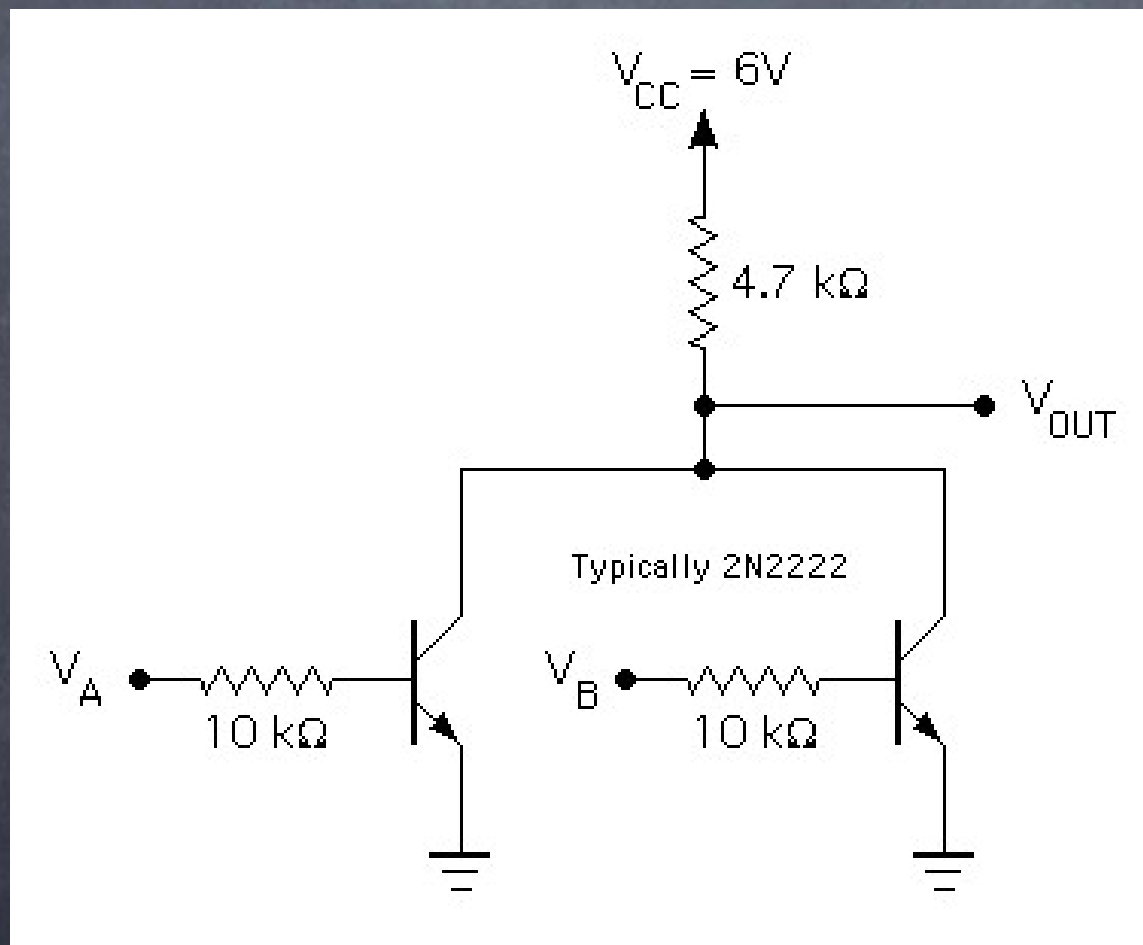
Technologia z połowy lat 60-tych



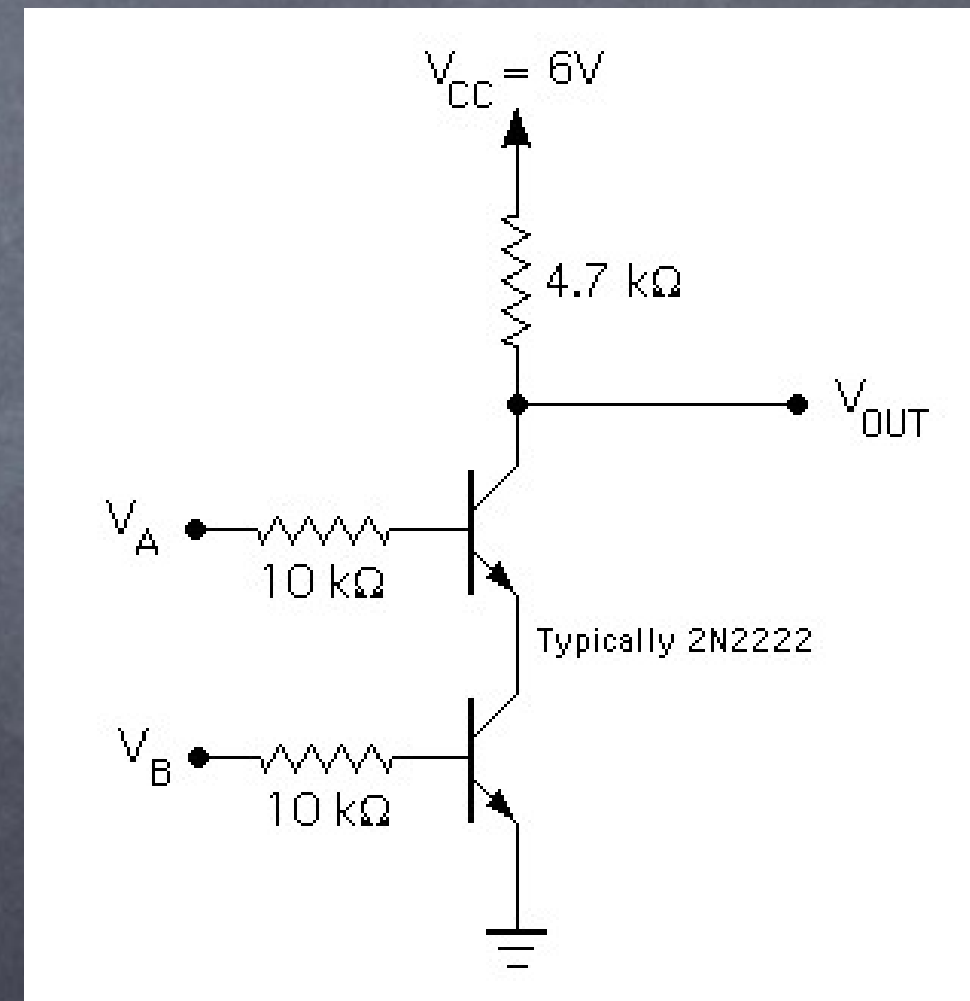
Co jest w środku?

Resistor-Transistor Logic (RTL)

Bramka NOR



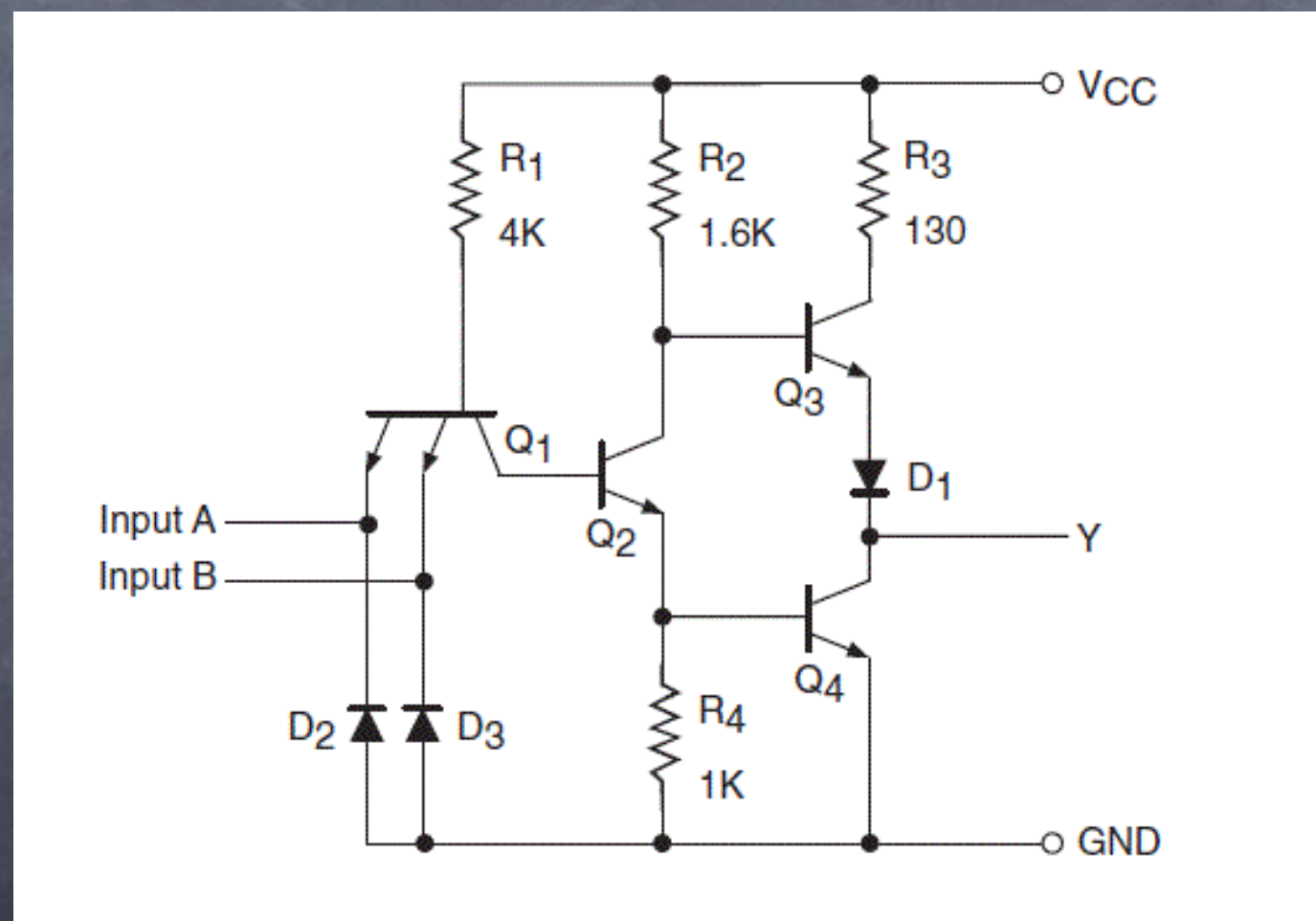
Bramka NAND



Co jest w środku?

Transistor-Transistor Logic (TTL)

Bramka NAND

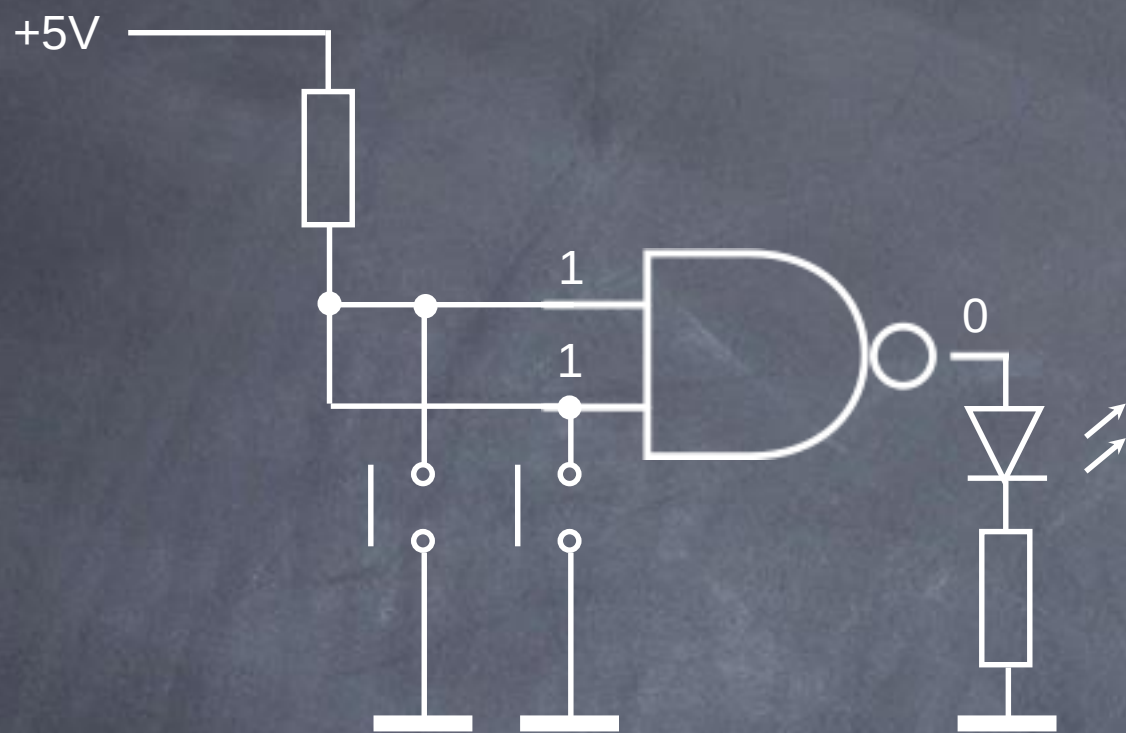


[Electrical4u.com]

Jak podłączyć?

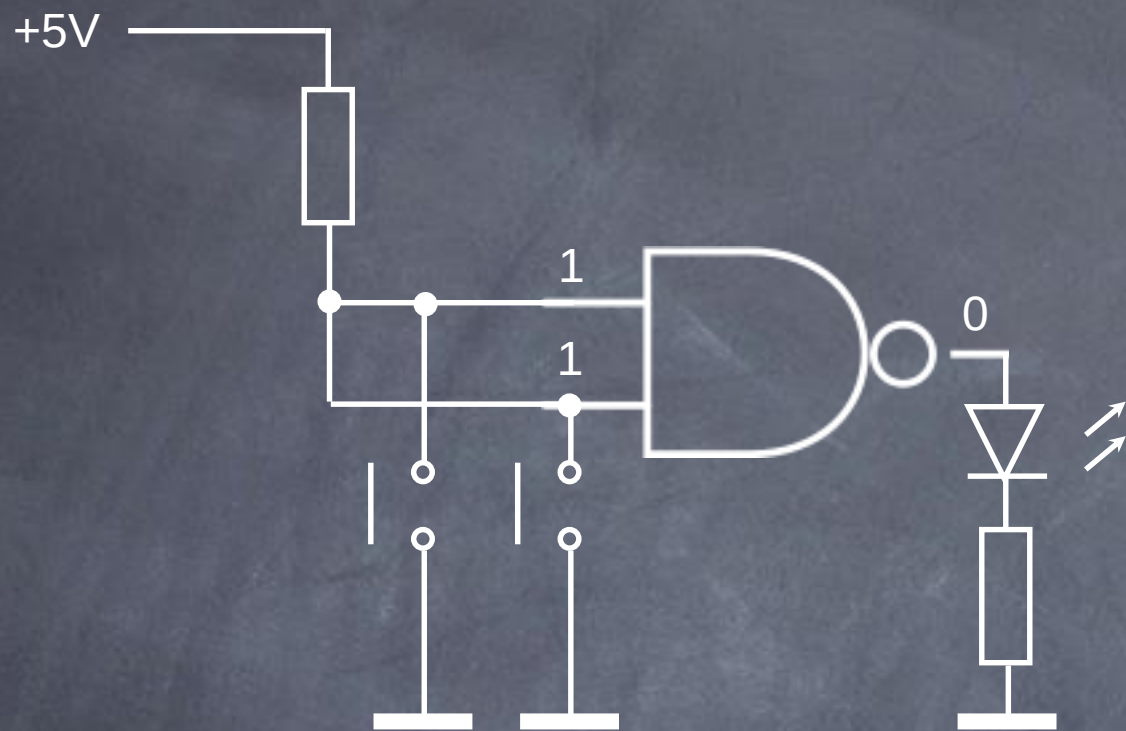
- Zasilanie: $5 \pm 0.25 \text{ V}$
- Stan niski (0): $U = 0 \text{ do } 0.4 \text{ V}$
- Stan wysoki (1): $U = 2.4 \text{ do } 5.0 \text{ V}$, nominalnie 3.3 V
- Niepodłączone wejście jest w stanie wysokim (1)
- Wyjść nie wolno łączyć równolegle

Jak to działa?

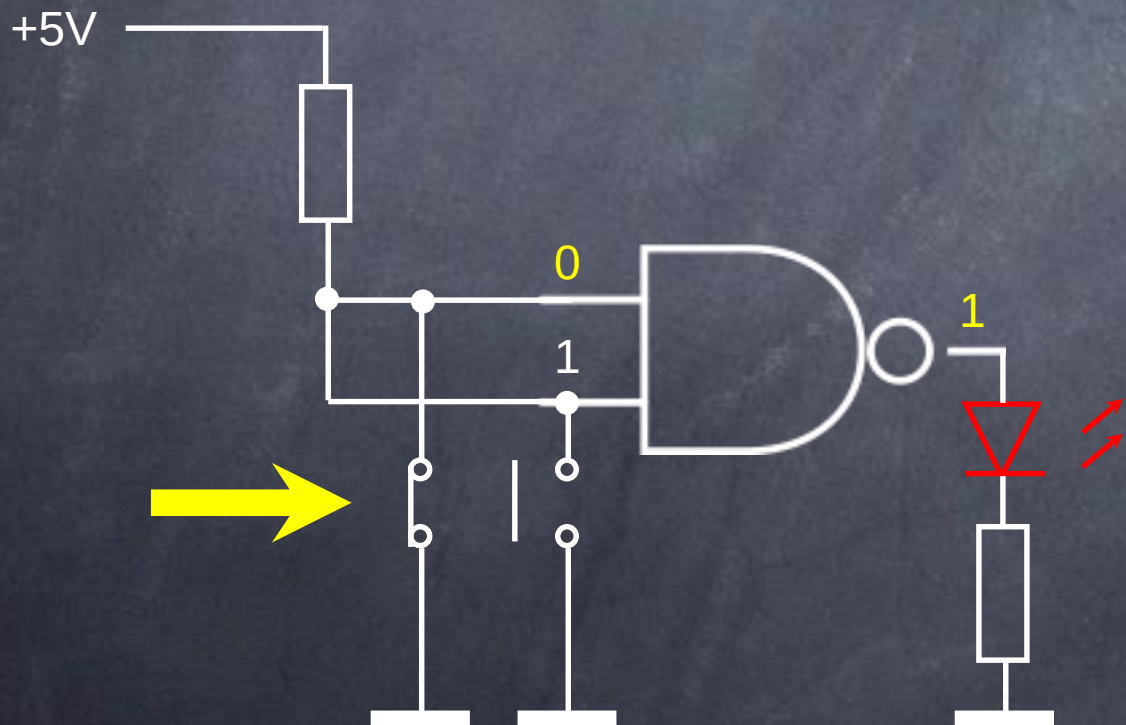


Stan niski na wyjściu
Dioda nie świeci

Jak to działa?



Stan niski na wyjściu
Dioda nie świeci

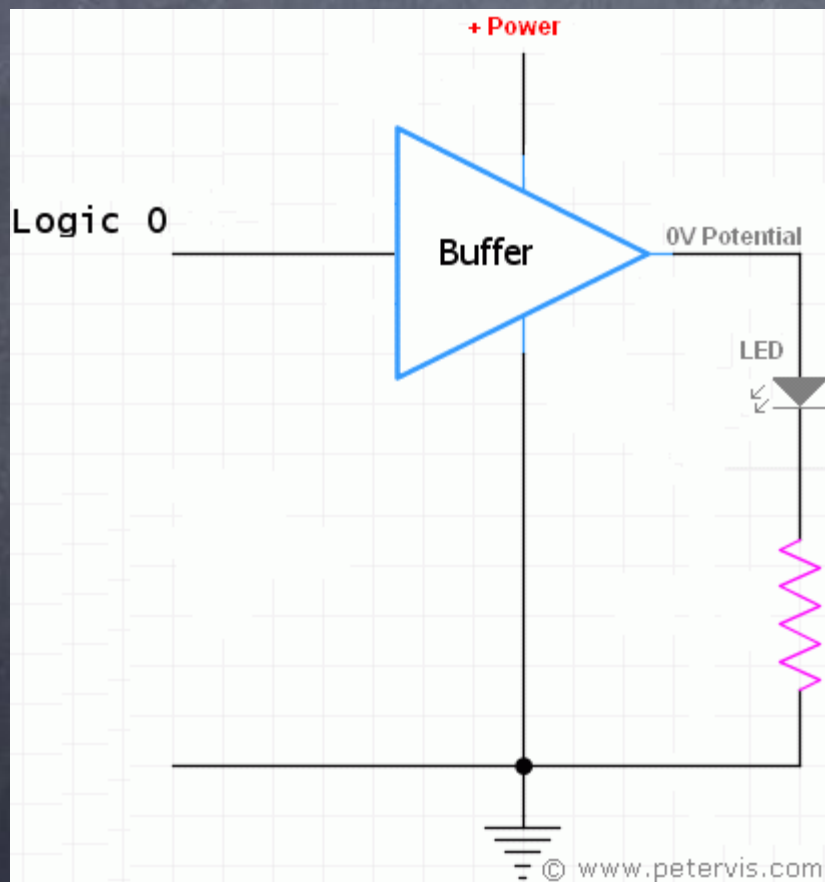


Stan wysoki na wyjściu
Dioda świeci

Jak to działa?

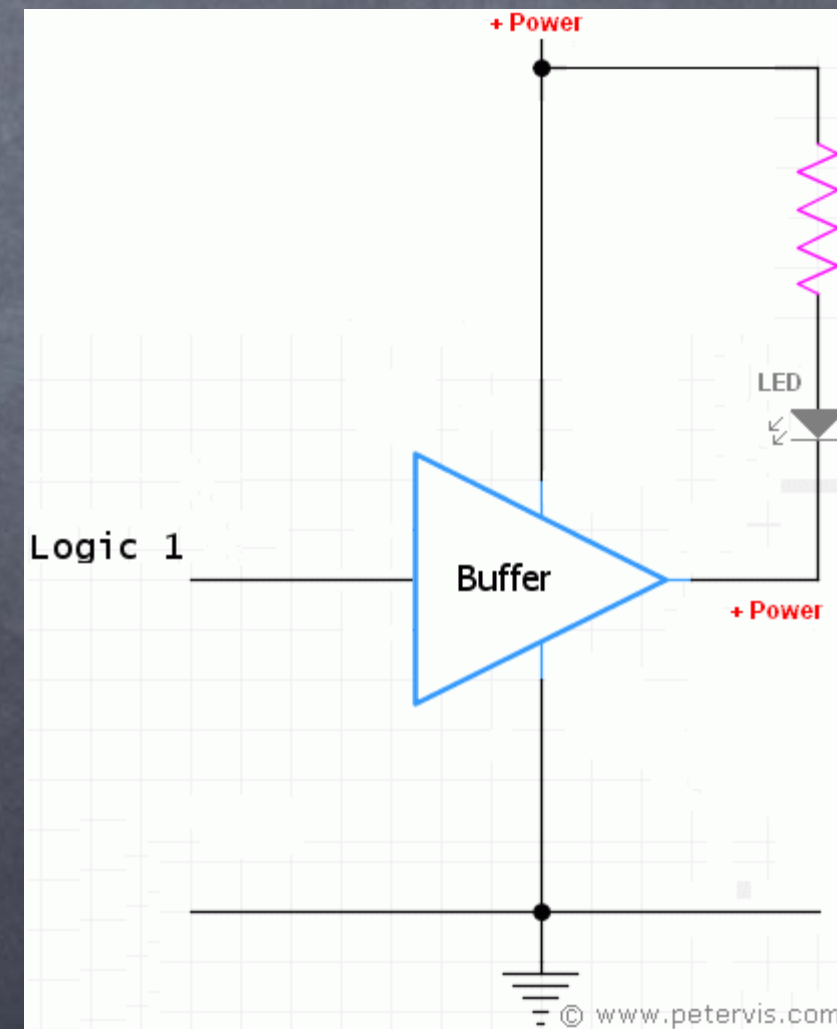
- Czas propagacji sygnału przez bramkę: $\sim 10\text{ns}$
- Zużycie mocy: $\sim 10\text{ mW/bramkę}$

Prąd wypływający z
bramki: maks. 0.4 mA



[\[https://www.petervis.com\]](https://www.petervis.com)

Prąd wpływający do
bramki: maks. 16 mA



Układy sekwencyjne

Przerzutniki



- Wejścia informacyjne ustalają stan wyjściowy Q (zależny także od poprzedniego stanu przerzutnika)
- Wejście zegarowe służy do synchronizacji przerzutnika - zmiana stanu wyjść następuje dopiero w momencie zmiany stanu na wejściu zegarowym)
- Wejścia asynchroniczne wymuszają natychmiastową (niezależną od zegara) zmianę stanu wyjścia:
 - R (Reset): $Q=0$
 - S (Set): $Q=1$

(Nie wszystkie wejścia muszą występować)

Podział przerzutników

- BISTABILNE i ASTABILNE

- Zmiana stanu wyjścia następuje:
 - tylko w wyniku zmiany stanu wejść - BISTABILNE
 - samoistnie, po czasie zadany przez konstrukcję układu - ASTABILNE

- SYNCHRONICZNE i ASYNCHRONICZNE

- Stan wyjścia zmienia się:
 - w momencie zmiany stanu wejść informacyjnych - ASYNCHRONICZNE
 - (tak mogą działać proste układy)
 - dopiero w momencie zmiany stanu wejścia zegarowego, jeśli wcześniej zmienił się stan wejść informacyjnych - SYNCHRONICZNE
 - (tak działają złożone układy cyfrowe, np. komputer)

Przerzutnik RS



- Najprostszy przerzutnik
- Asynchroniczny (ma tylko wejścia asynchroniczne, brak wejścia zegarowego)

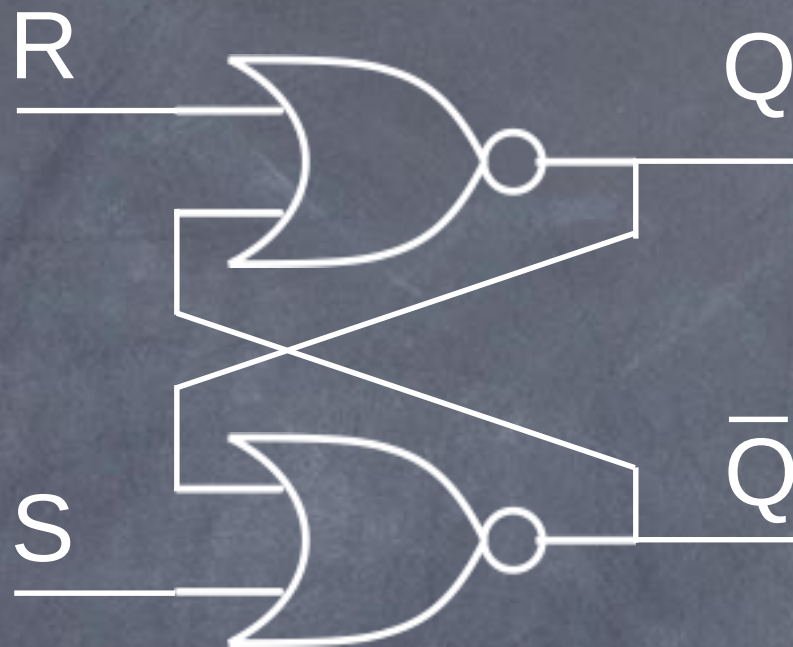
R	S	Q_n
0	0	Q_{n-1}
1	0	0
0	1	1
1	1	-

Przerzutnik RS

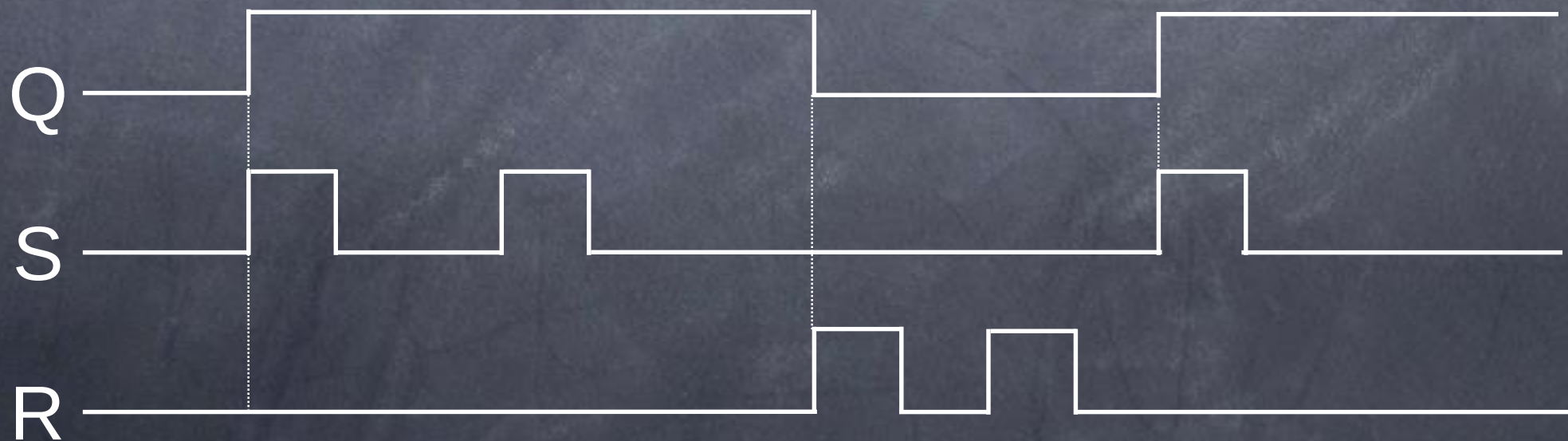


- Dlaczego, mimo że jest zbudowany z bramek logicznych, przerzutnik RS jest układem sekwencyjnym, a nie kombinatorycznym?

Przerzutnik RS

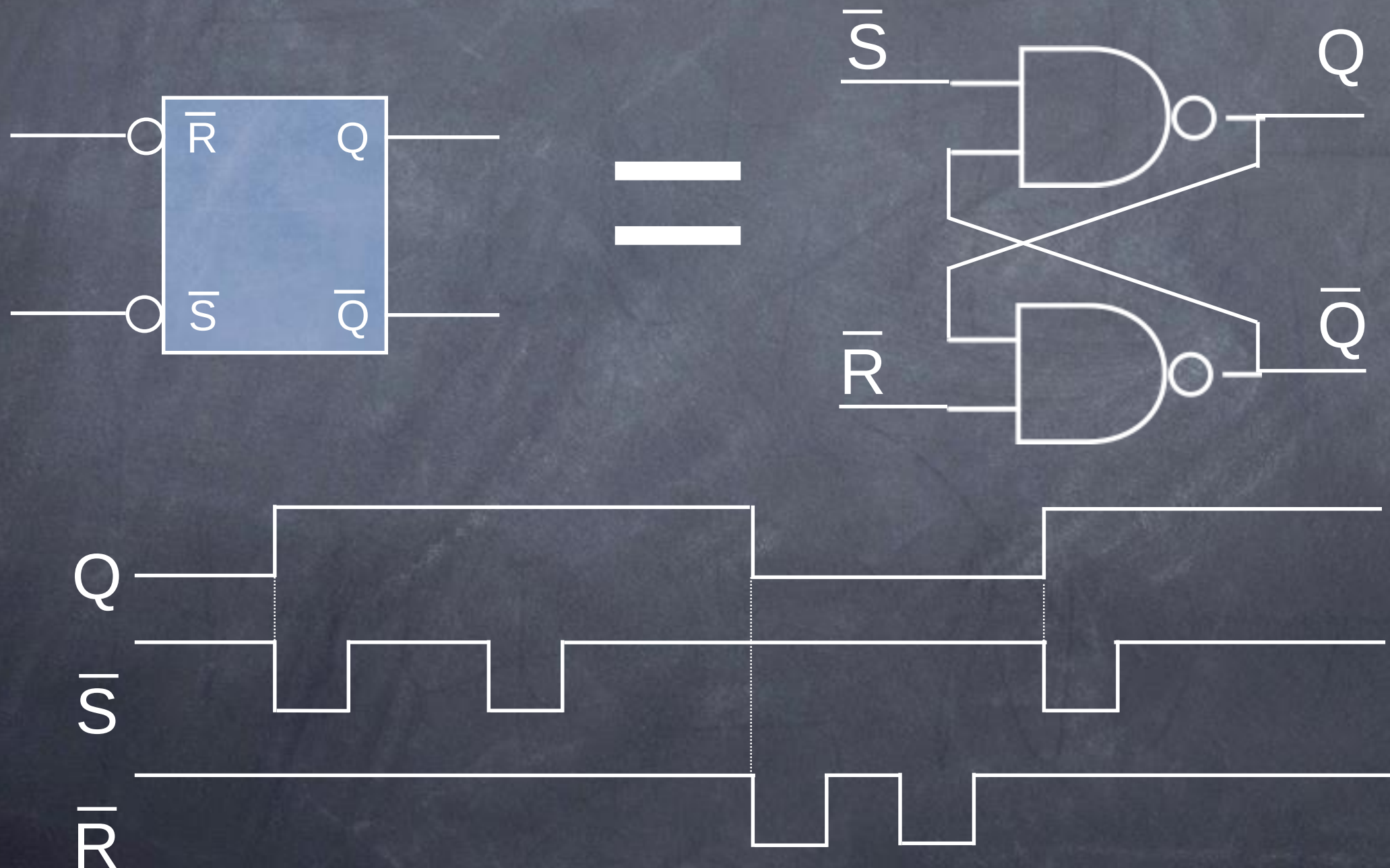


a	b	Y
1	1	0
1	0	0
0	1	0
0	0	1

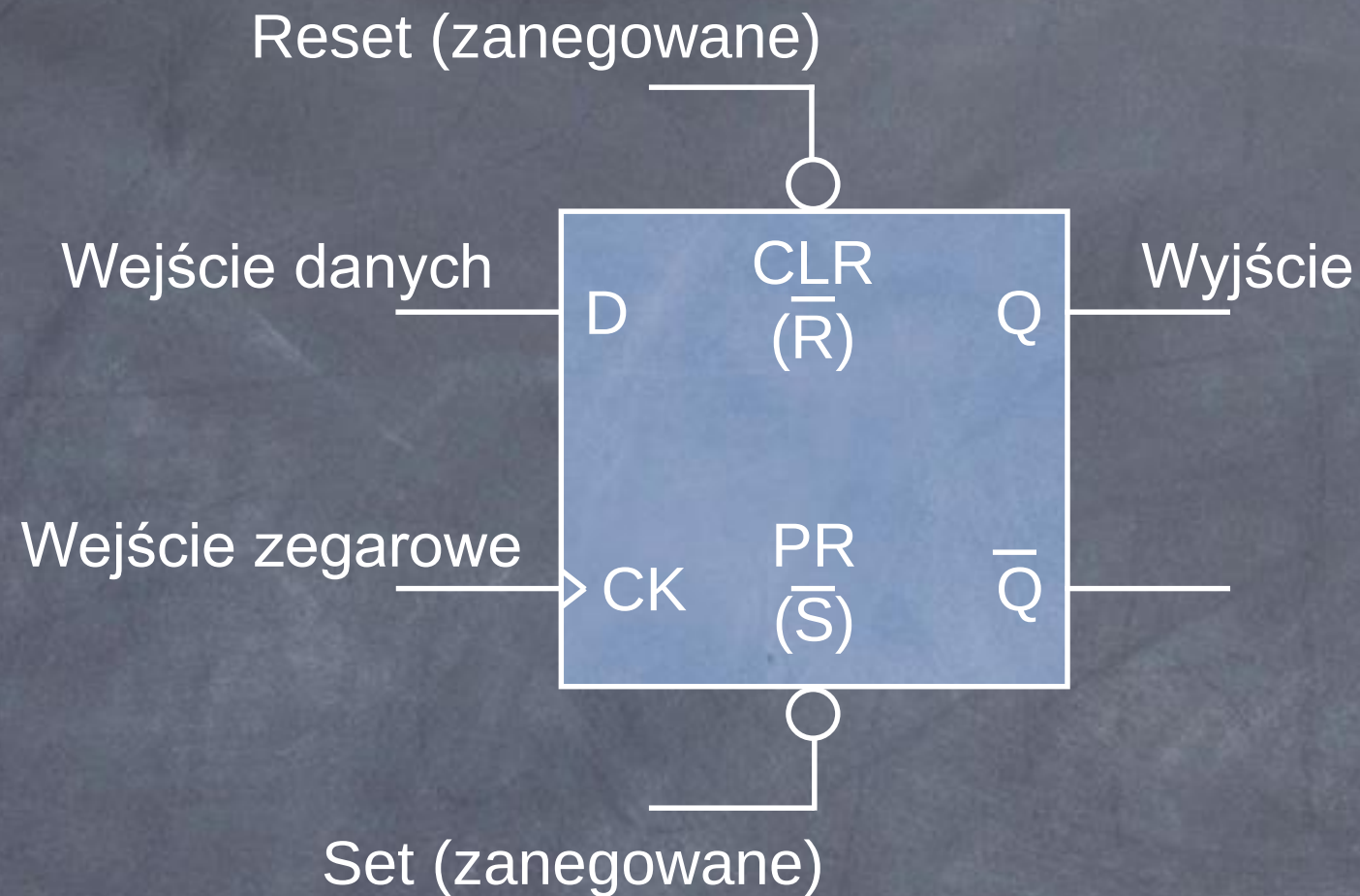


Przerzutnik RS

- Często zamiast wejść R i S są wejścia $\bar{R}$ i $\bar{S}$ (zanegowane). Wtedy zmiana stanu wyjść następuje przy zmianie stanu wejść z 1 na 0



Synchroniczny przerzutnik D

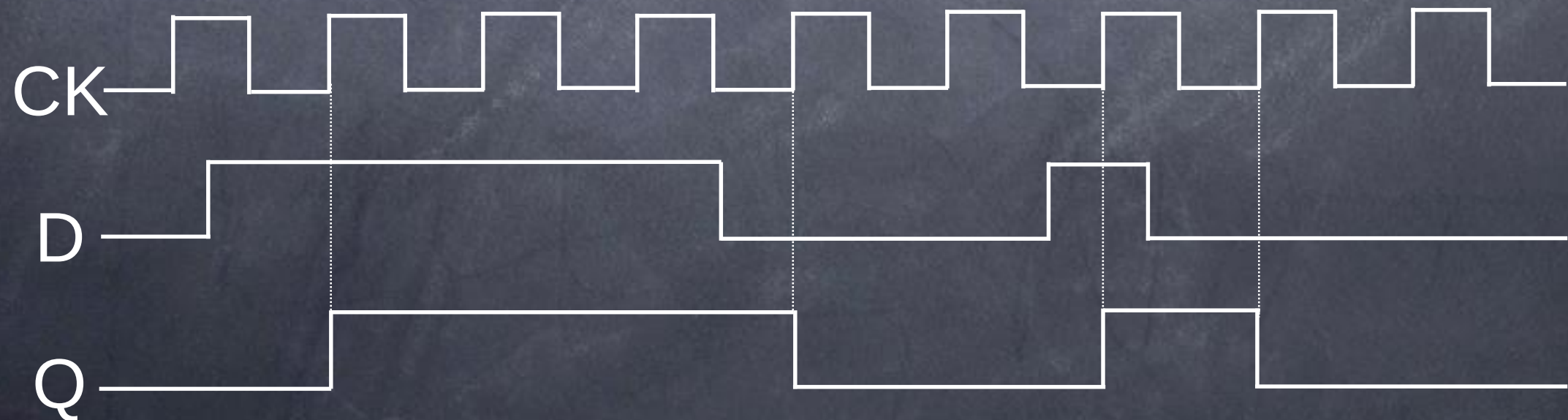
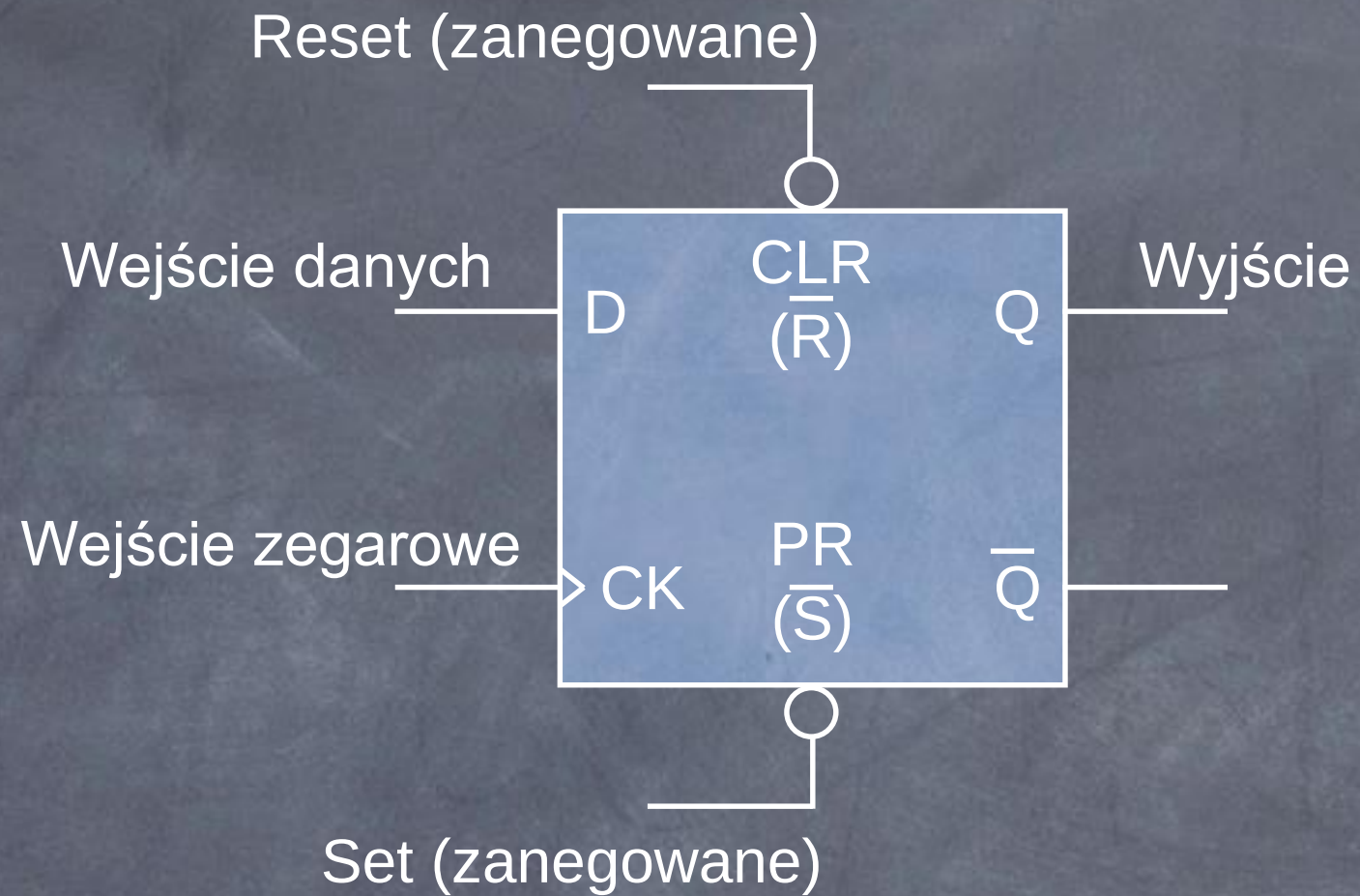


PR	CLR	CK	D	Q_n
0	1	?	?	1
1	0	?	?	0
0	0	?	?	-
1	1	↑	1	1
1	1	↑	0	0
1	1	0	?	Q_{n-1}

? - dowolny stan

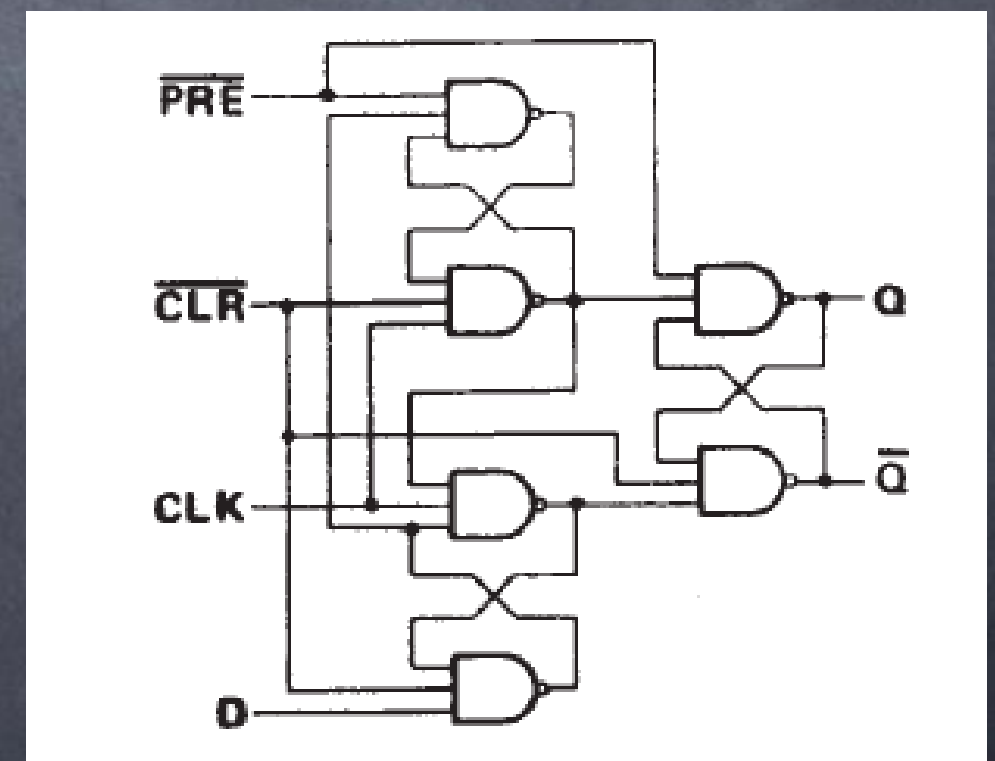
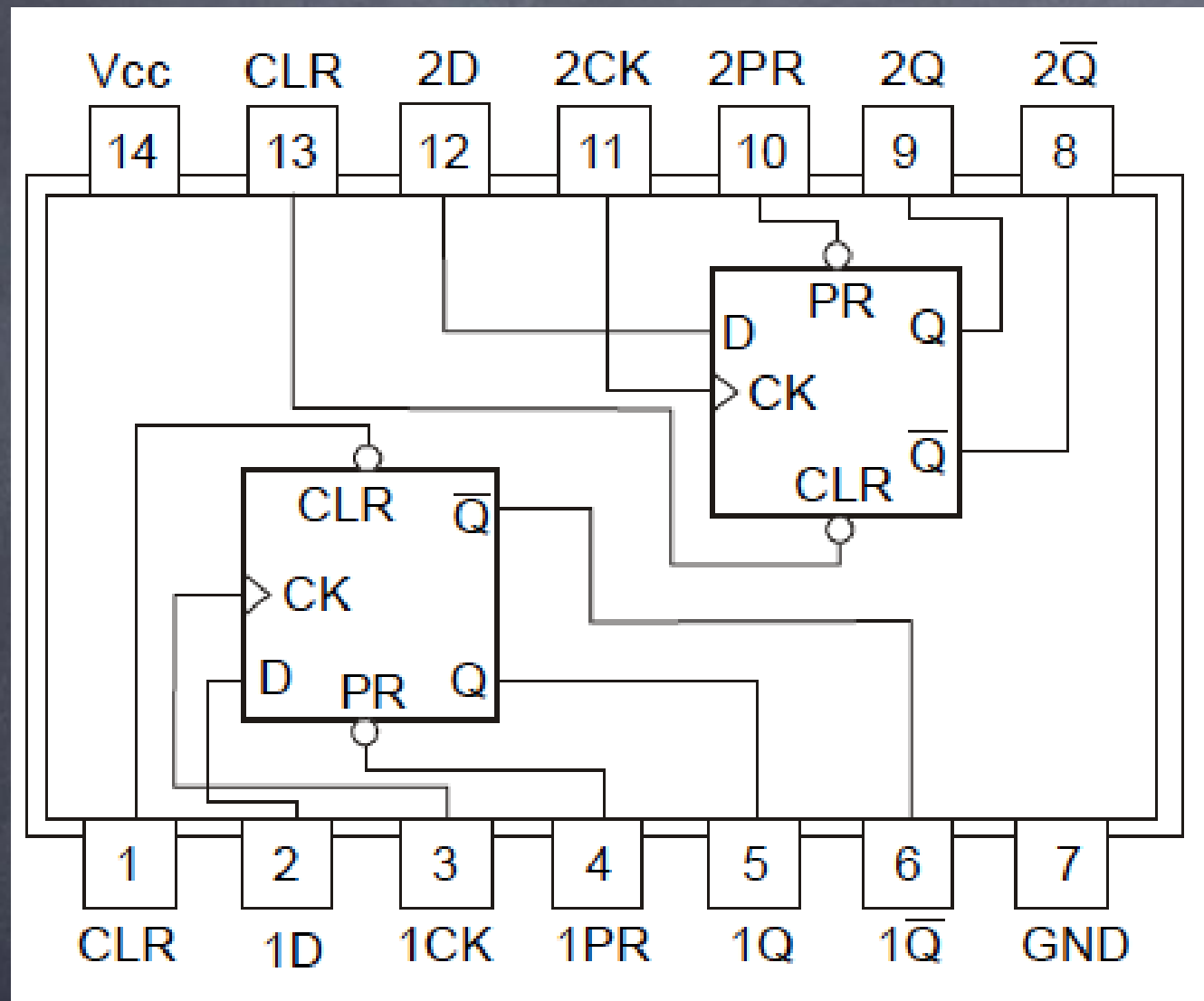
↑ - zbocze narastające
(zmiana z 0 na 1)

Synchroniczny przerzutnik D

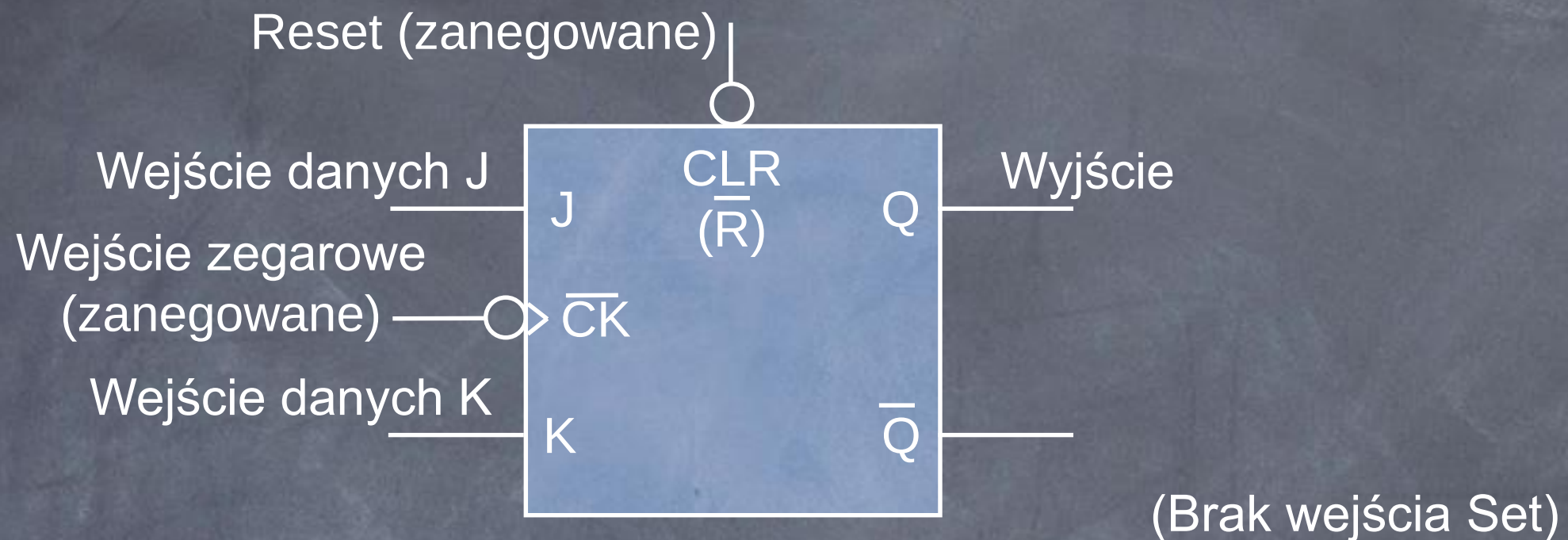


Synchroniczny przerzutnik D

Dwa przerzutniki D w jednej obudowie - układ 7474



Przerzutnik JK (Master-Slave)



CLR	$\overline{CK}$	J	K	Q_n
0	?	?	?	0
1	↓	0	0	Q_{n-1}
1	↓	1	0	1
1	↓	0	1	0
1	↓	1	1	$\overline{Q_{n-1}}$

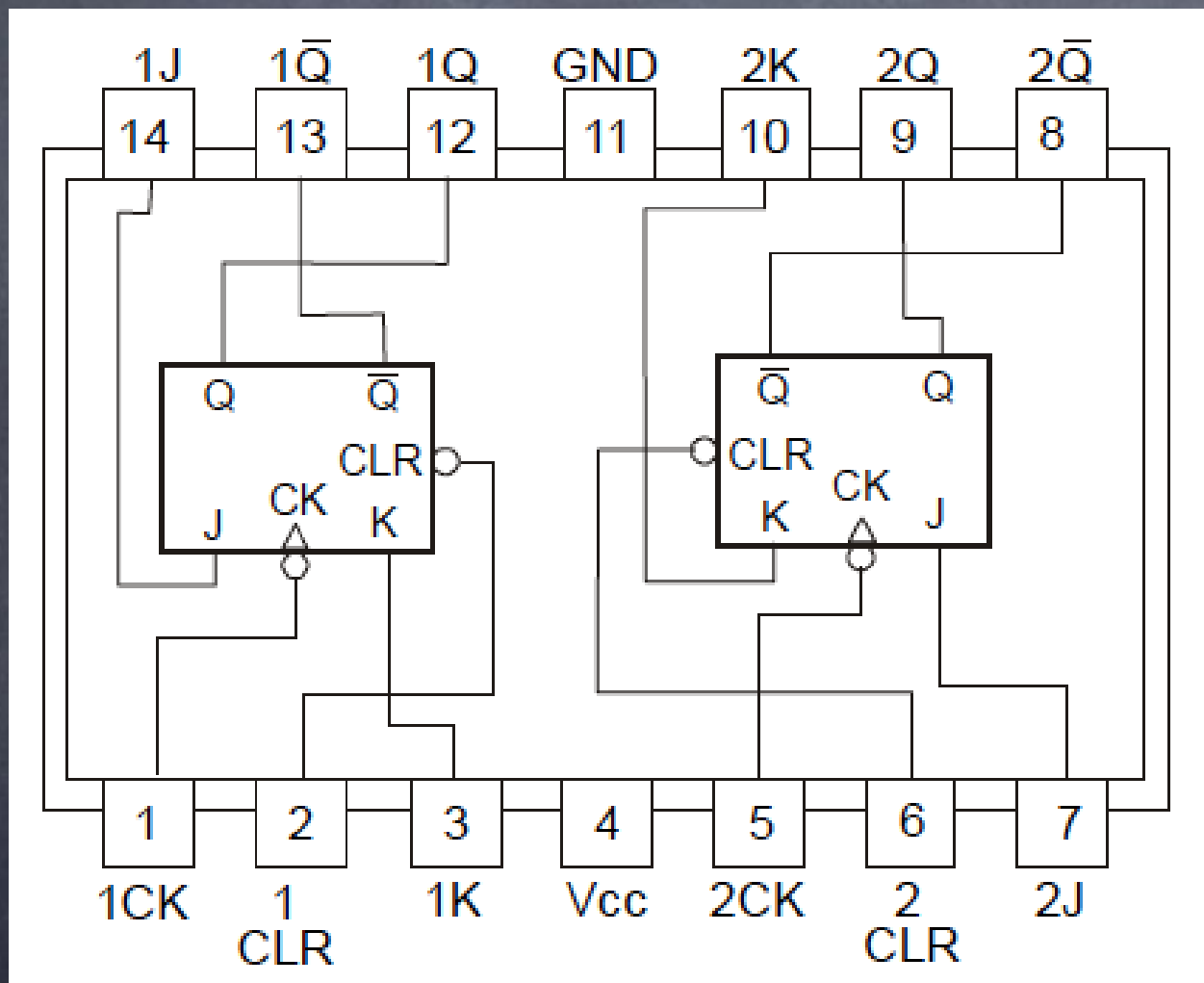
? - dowolny stan

↓ - zbocze opadające
(zmiana z 1 na 0)

Przerzutnik JK (Master-Slave)

Dwa przerzutniki JK w jednej obudowie - układ 7473

↓ masa



↑ +5V

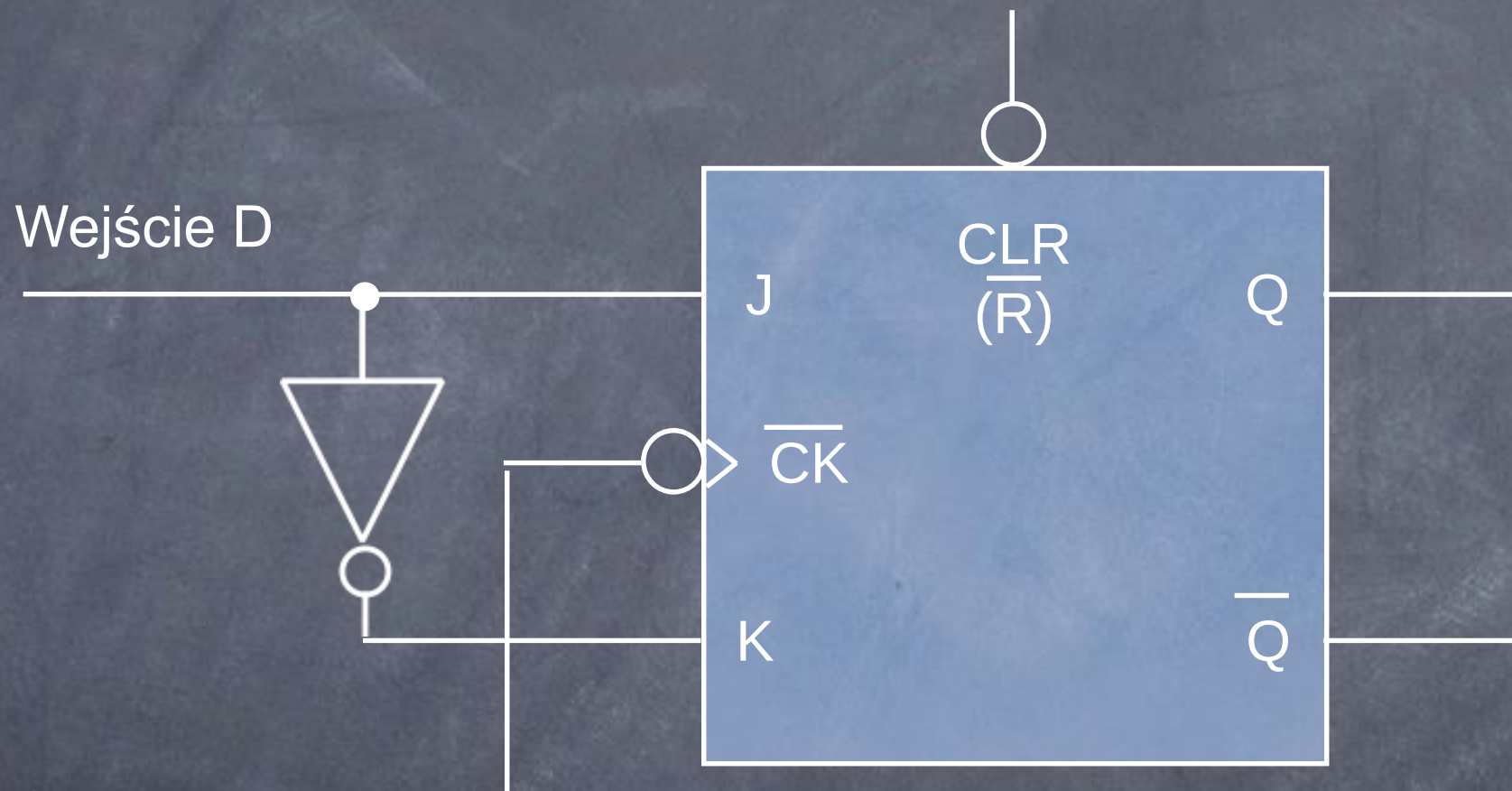
Uwaga!
Zasilanie nietypowe

+5V: nóżka 4

masa: nóżka 11

Przerzutnik D z przerzutnika JK

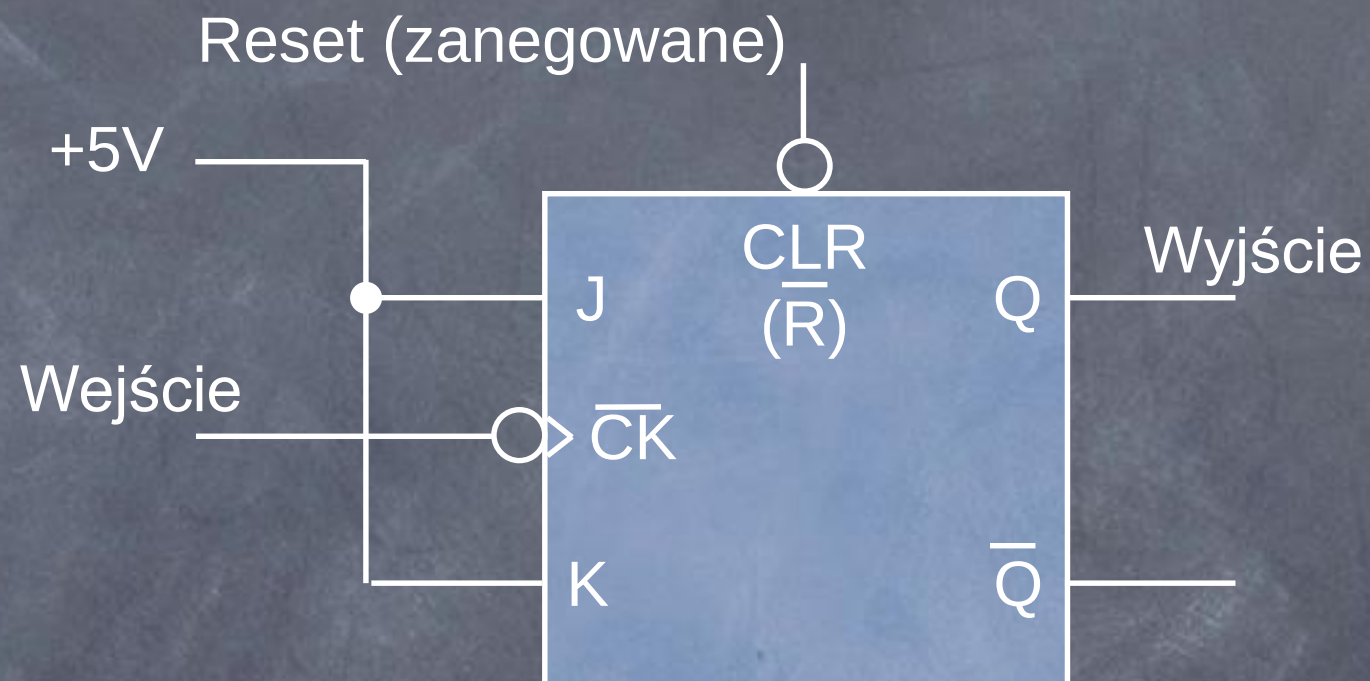
Z przerzutnika JK można uzyskać przerzutnik D, dodając jedną bramkę NOT



Od przerzutnika D zawartego w 7474 różni się
zanegowanym wejście zegarowym i brakiem wejścia Set (PR)

Przerzutnik T z przerzutnika JK

Podając na wejścia J i K stały stan 1 i traktując wejście zegarowe jak wejście danych uzyskujemy przerzutnik T

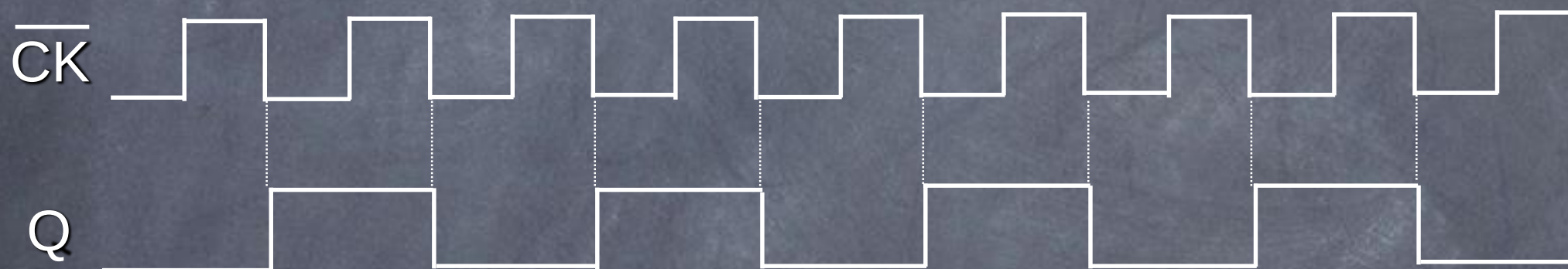


CLR	$\overline{CK}$	J	K	Q_n
0	?	?	?	0
1	↓	1	1	$\overline{Q_{n-1}}$

Każde zbocze opadające na wejściu powoduje odwrócenie stanu wyjścia (z 1 na 0 lub z 0 na 1)

Przerzutnik T

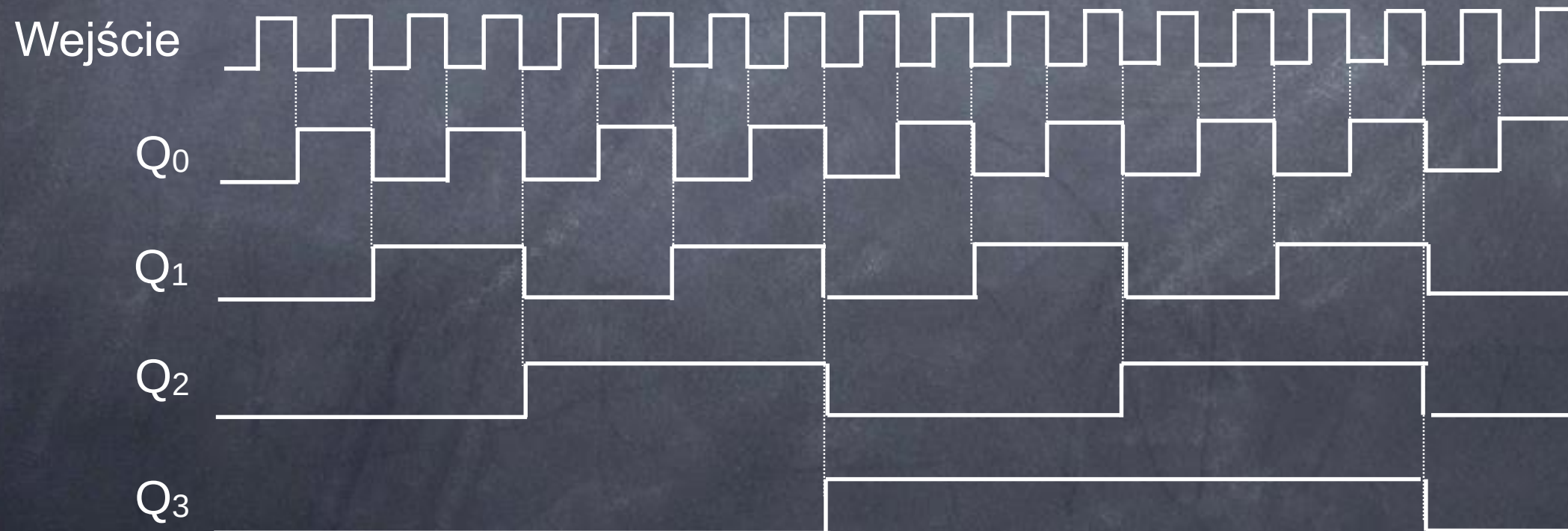
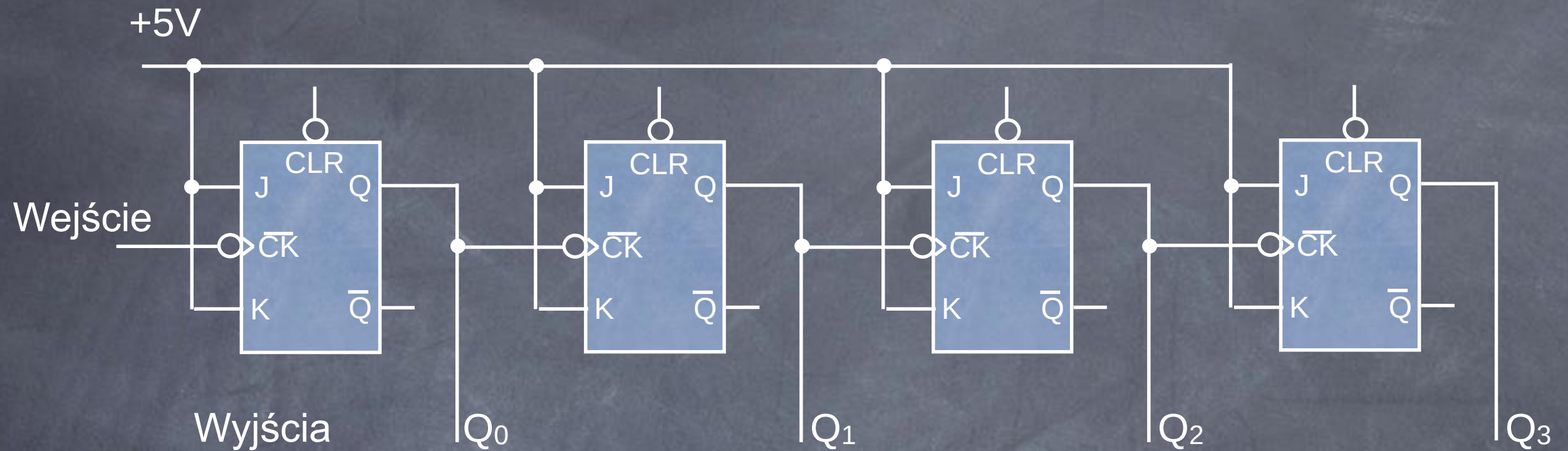
CLR	$\overline{CK}$	J	K	Q_n
0	?	?	?	0
1	↓	1	1	$\overline{Q_{n-1}}$



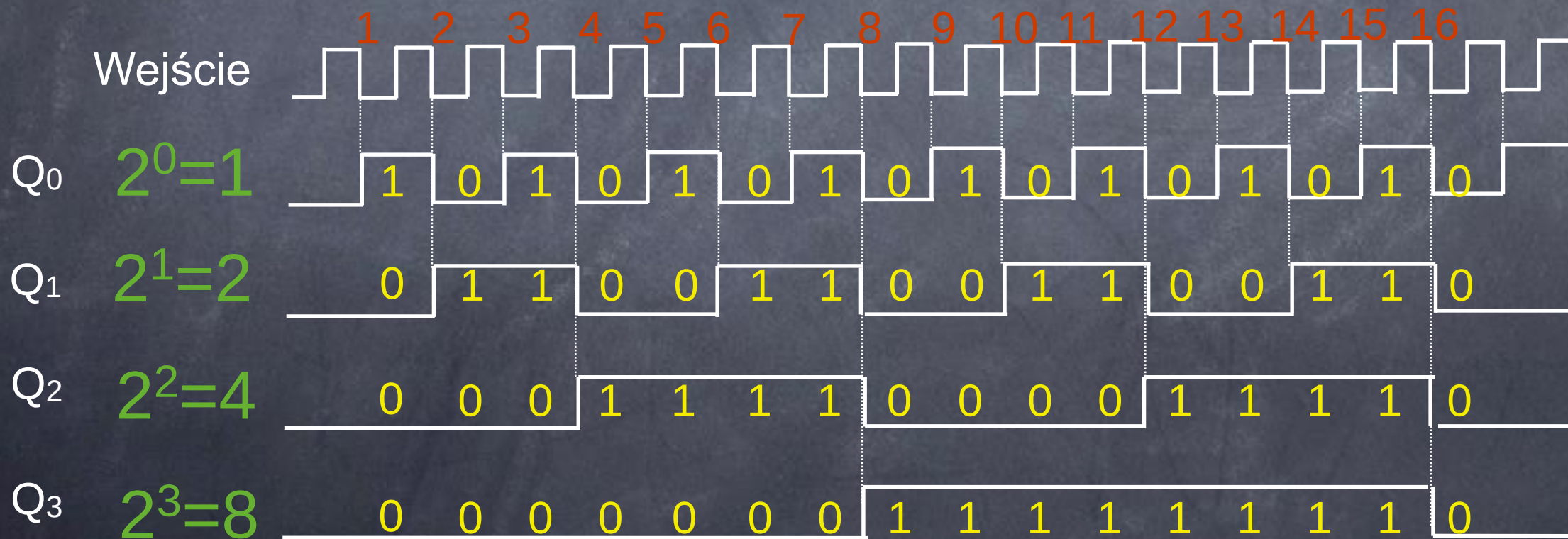
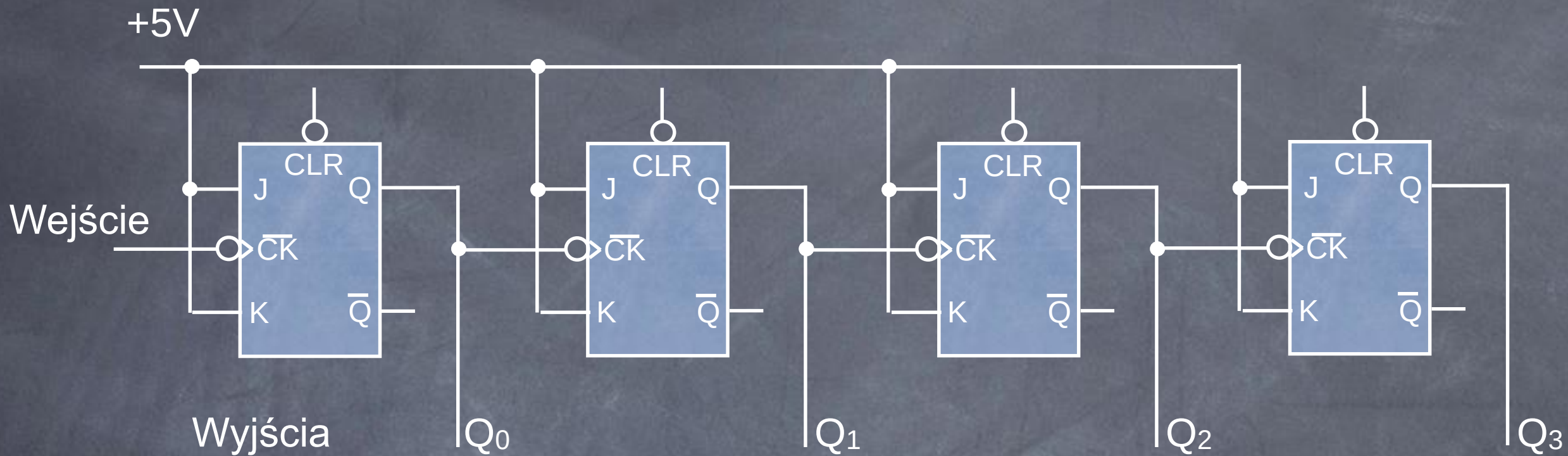
Okres przebiegu wyjściowego jest 2 razy dłuższy niż przebiegu wejściowego

Przerzutnik T działa jak dzielnik częstotliwości przez 2

Licznik szeregowy



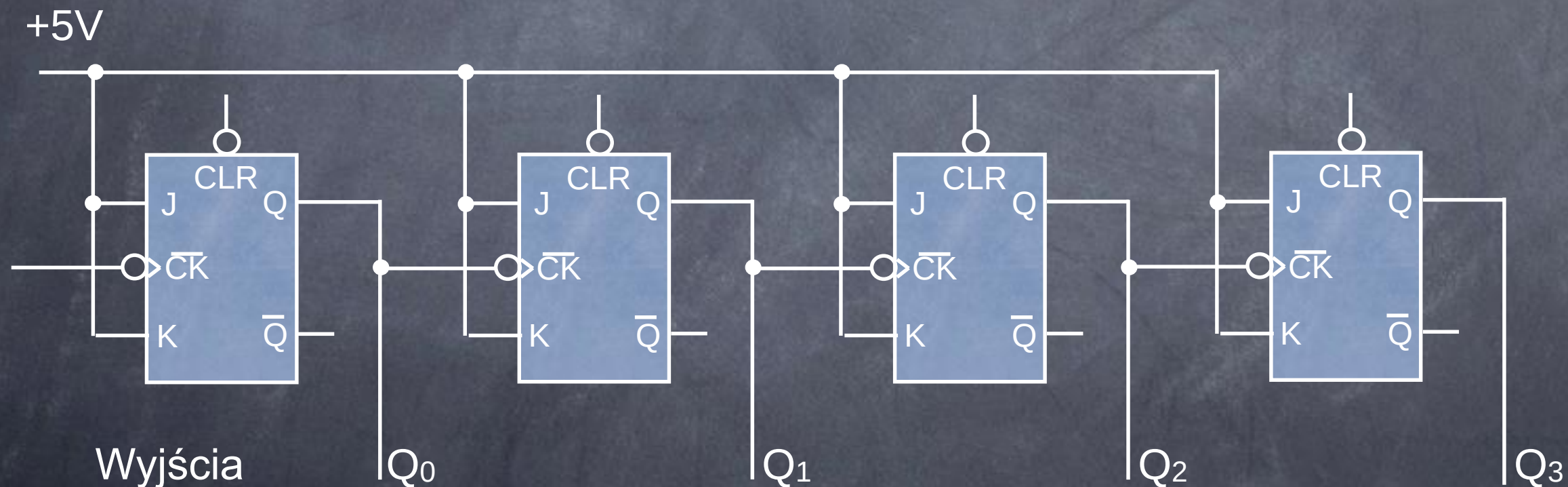
Licznik szeregowy



Licznik dziesiętny

Licznik powinien wyzerować się po doliczeniu do 10

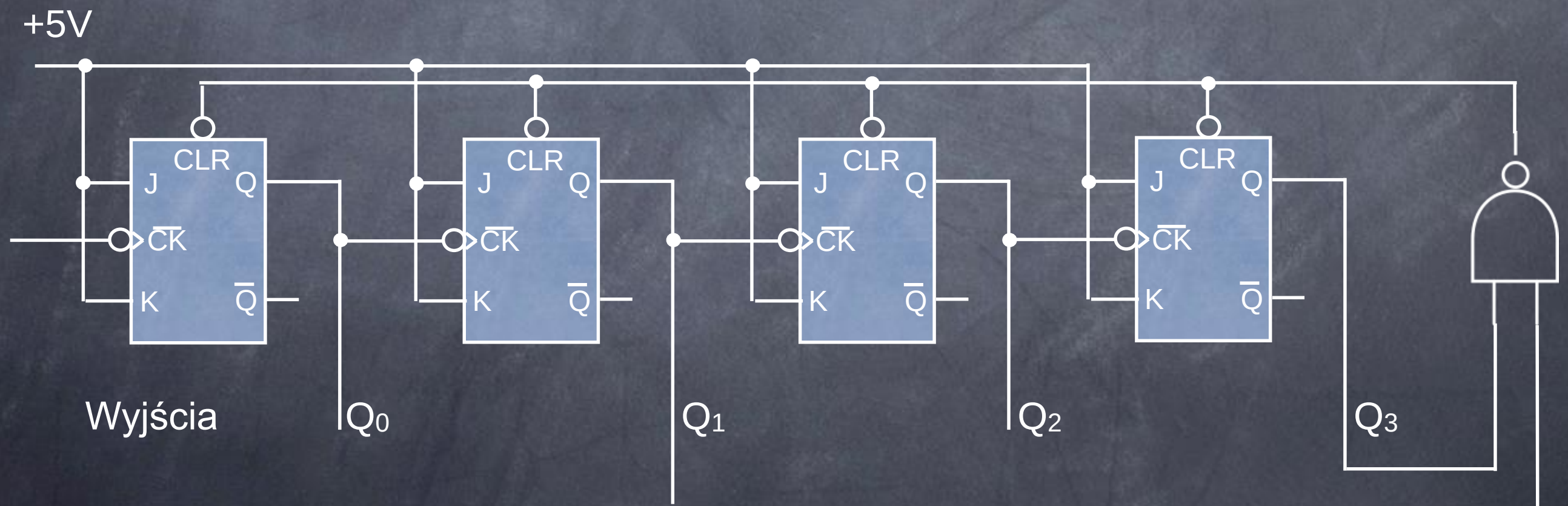
• trzeba dodać układ wykrywający 10 i resetujący przerzutniki



Licznik dziesiętny

Licznik powinien wyzerować się po doliczeniu do 10

• trzeba dodać układ wykrywający 10 i resetujący przerzutniki



Jest to także dzielnik częstotliwości przez 10

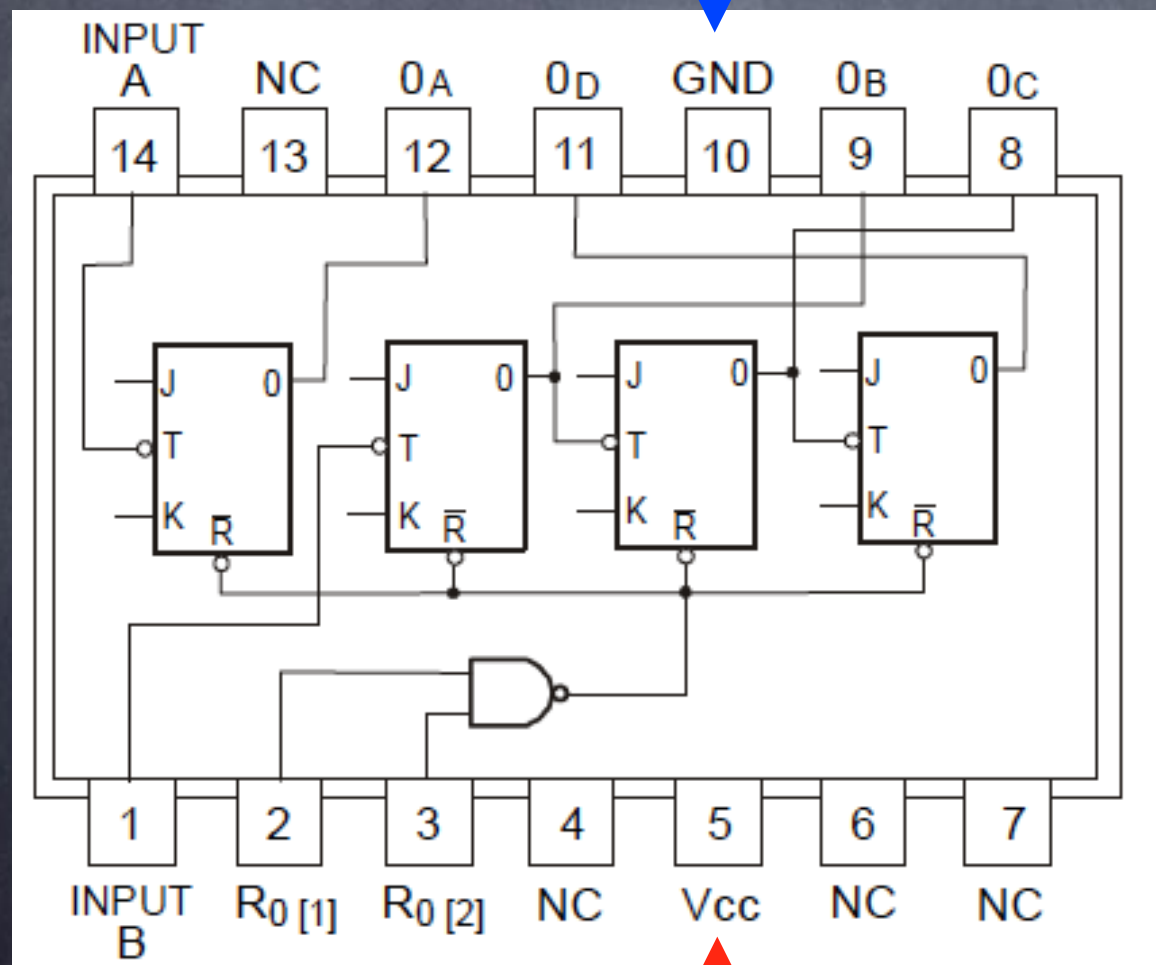
Licznik dziesiętny

Licznik dziesiętny można zbudować z 4 przerzutników JK i jednej bramki NAND, czyli potrzebne są

2 układy 7473 i jeden układ 7400

albo

jeden układ 7493



7493 to uniwersalny
układ licznika

Uwaga na
zasilanie!

Współczesna elektronika cyfrowa

- Układy mikroprocesorowe - układy scalone o stałej strukturze logicznej, wykonujące operacje logicznego według dostarczonego ciągu instrukcji (programu)
- Układy PLD - układy scalone o programowalnej strukturze logicznej (PAL, PLA, GAL, CPLD, FPGA)
- Układ mikroprocesorowy można wykonać („zaprogramować”) w układzie PLD (ale nie na odwrót)

Elektronika cyfrowa dla amatorów

Mikrokontrolery

- [Arduino](#) – mikrokontrolery głównie 8-bitowe, programowane bezpośrednio w C++
- [Raspberry PI](#) – wydajny komputer Linuxowy
- [BeagleBoard](#) – różnej klasy komputery Linuxowe
- Mnóstwo innych systemów, do obejrzenia np. [tutaj](#)

Filmy

Arduino:

- [You can learn Arduino in 15 minutes](#)
- [Top 10 projects 2019](#)
- [Top 10 projects 2018](#)

Raspberry PI:

- [Top 10 projects 2019](#)
- [Arduino vs Raspberry PI](#)