

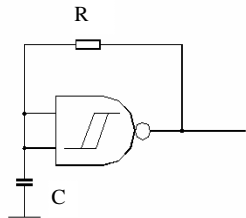
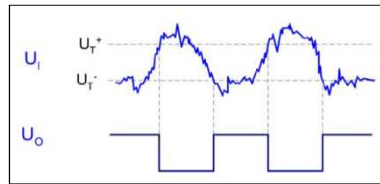
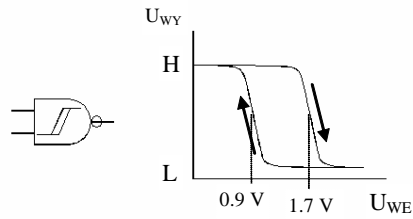
Bramki logiczne o specjalnych cechach

Bramka Schmitta (74132):

- niestandardowa bramka cyfrowa
- charakterystyka zawiera pętlę histerezy

Zastosowania:

- wprowadzanie do elektroniki cyfrowej sygnałów analogowych powolnych i zakłóconych
- najprostsze generatory przebiegów prostokątnych - **ZEGAR**



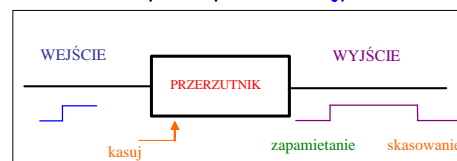
$$\tau \sim R \cdot C$$

Przerzutniki

Układy logiczne sekwencyjne - odpowiedź zależy od stanu układu przed pobudzeniem

(dotychczas mówiliśmy o układach logicznych kombinatorycznych - stan wyjść określony jednoznacznie przez stan wejść)

Przerzutniki: klasa urządzeń cyfrowych → najprostsze układy pamięciowe



Przerzutnik zapamiętuje zmianę stanu logicznego wejścia

Stan zapamiętania sygnalizowany jest zmianą stanu wyjścia

Kasowanie stanu zapamiętania:

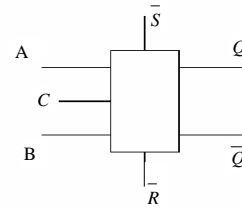
- przez podanie sygnału na wejście kasujące - **przerzutnik bistabilny**
- samoistnie, po czasie założonym przez konstruktora: **przerzutnik monostabilny**
przerzutnik astabilny

Przerzutniki bistabilne:

- asynchroniczne: stan wyjścia ustalany jest przez stan wejść
- synchroniczne: ustalanie stanu wyjścia sterowane impulsami zegara

Przerzutniki bistabilne

- ♦ **wejścia informacyjne** (A i B) określają stan wyjścia
- ♦ **wejścia asynchroniczne** R i S, (lub \bar{R} i \bar{S}),
 - wymuszają odpowiednio „0” lub „1” na wyjściu Q (stany przeciwne na \bar{Q})
 - mają „wyższy priorytet”: wymuszają stany na wyjściu niezależnie od stanów na wejściach informacyjnych



Przerzutniki bistabilne **synchroniczne**:

- wejście C **synchronizacji** sygnałem zegara
- stan na wyjściach Q i \bar{Q} ustala się po podaniu impulsu zegara na C

Przerzutniki bistabilne

najprostszy przerzutnik bistabilny - **przerzutnik RS** (zwany *flip-flop*)

\bar{S} (**Set**) - wejście sygnałów przeznaczonych do zapamiętania

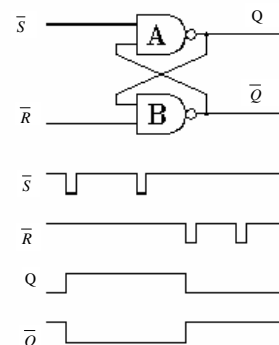
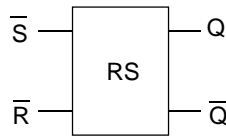
\bar{R} (**Reset**) - wejście kasujące

Zmianę stanu wymusza się zerem logicznym na wejściach \bar{R} lub \bar{S}

Przerzutnik asynchroniczny !

\bar{R}	\bar{S}	Q
1	0	1
0	1	0
1	1	Q
0	0	?

(zabronione)



Dwa wyjścia komplementarne: Q i \bar{Q}

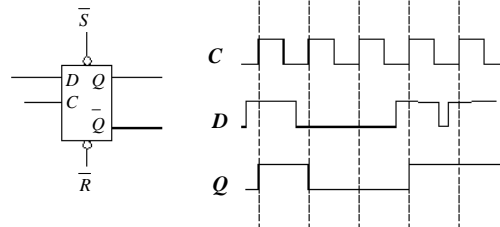
stany logicznie przeciwne

Poziomy wymuszające \bar{R} i \bar{S} **nie powinny pojawiać się jednocześnie !!!**

Przerzutnik typu D synchroniczny

D	Q
0	0
1	1

- jedno wejście informacyjne „D”
- wejścia asynchroniczne \bar{S} \bar{R}
- wejście synchronizacji C
- standardowe wyjścia Q i \bar{Q}



Z definicji (konstrukcji):

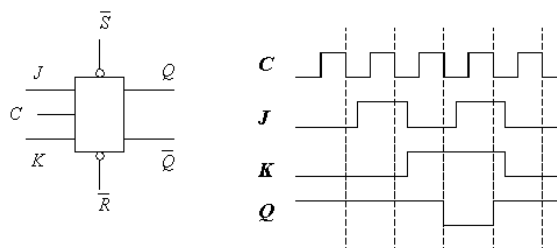
Wyjście Q przyjmuje wartość logiczną wejścia D w chwili pojawienia się **narastającego zbocza impulsu zegara**

podstawowy układ pamięciowy !!!

Przerzutnik JK (Master - Slave) - przerzutnik bistabilny synchroniczny

tabela prawdy:

J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	\bar{Q}_n



Przerzutnik dwutaktowy:

- stan wyjściowy wywołany jest przez **opadające zbocze impulsu zegara**
- stany na wejściach J i K muszą być ustalone przed pojawieniem się impulsu zegara
- stany na wejściach J i K w chwili narastania zbocza impulsu zegara określają stan wyjścia wywołany przez najbliższe zbocze opadające.

Przerzutniki c. d.

Przerzutnik typu T: licznik, dzielnik częstotliwości

Definicja przerzutnika typu T: każdy impuls wejściowy (zegara) zmienia stan wyjścia

Wykorzystując przerzutnik typu JK można zrealizować inne typy przerzutników

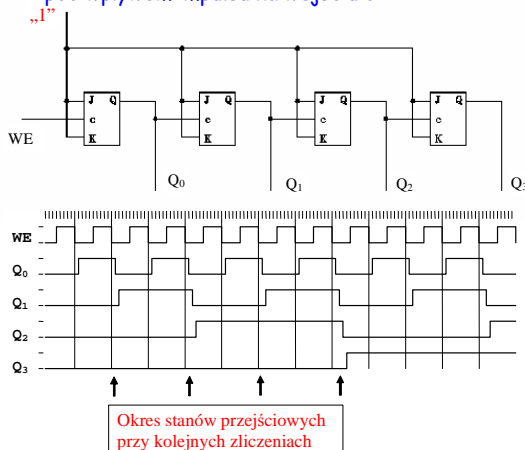
Realizacja synchronicznych przerzutników T i D z wykorzystaniem JK



Liczniki - zliczanie impulsów

licznik szeregowy - szeregowo połączone bistabilne przerzutniki synchroniczne JK

każdy przerzutnik zmienia swój stan na przeciwny pod wpływem impulsu na wejściu C



LICZBA	CYFRA W KODZIE HEKSADECYMALNYM	ZAPIS DWÓJKOWY 2 ³ 2 ² 2 ¹ 2 ⁰
0	0	0 0 0 0
1	1	0 0 0 1
2	2	0 0 1 0
3	3	0 0 1 1
4	4	0 1 0 0
5	5	0 1 0 1
6	6	0 1 1 0
7	7	0 1 1 1
8	8	1 0 0 0
9	9	1 0 0 1
10	A	1 0 1 0
11	B	1 0 1 1
12	C	1 1 0 0
13	D	1 1 0 1
14	E	1 1 1 0
15	F	1 1 1 1

Licznik złożony z n przerzutników może zliczyć do 2ⁿ impulsów

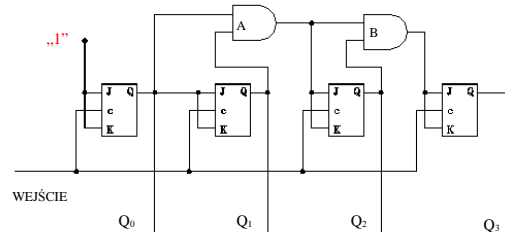
Kod stanów licznika czterobitowego = kod heksadecymalny

Dodatkowa funkcja: dzielnik częstotności!

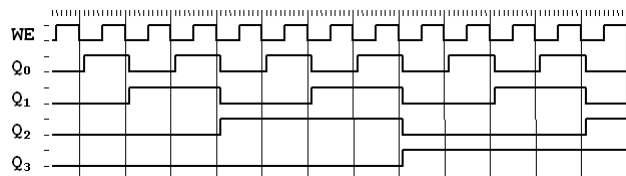
Czterobitowy licznik szeregowy: układ 7493

Liczniki równoległe:

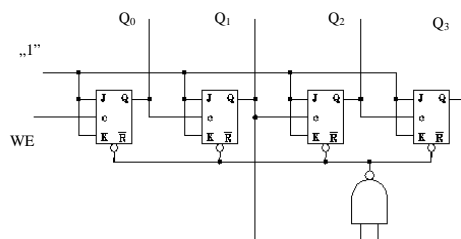
- jednoczesne sterowanie wejściami zegarowymi poszczególnych przerzutników
- sterowanie funkcją każdego przerzutnika przez podanie „0” lub „1” na J i K
stan zmienia tylko ten przerzutnik na którego wejścia J i K podana jest „1”
- szybszy niż licznik szeregowy



Przebiegi rzeczywiste - uwzględniony czas reakcji przerzutnika J-K i bramki AND

**Liczniki dziesiętne - pracujące w kodzie dziesiętnym -**

BCD (Binary Coded Decimal)

Zliczanie modulo 10

W szeregowym liczniku BCD bramka AND wykrywa dziesiątkę (stan 1010) i zeruje licznik za pomocą asynchronicznych wejść kasujących R

CYFR A	BCD
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

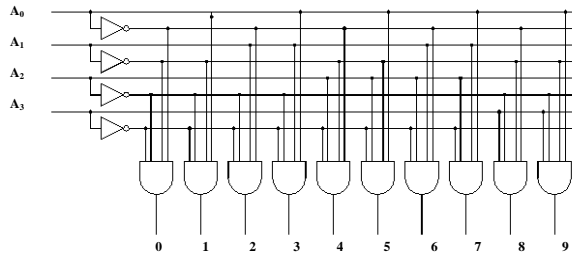
Liczniki BCD w układach 7490

Dekodery:

Zamiana informacji binarnej (w danym kodzie) na informację „zrozumiałą”

Najczęściej wykorzystuje się do sterowania wyświetlaczami informacji numerycznych i alfanumerycznych

Przykład: dekodery dla wyświetlacza nodistronowego:



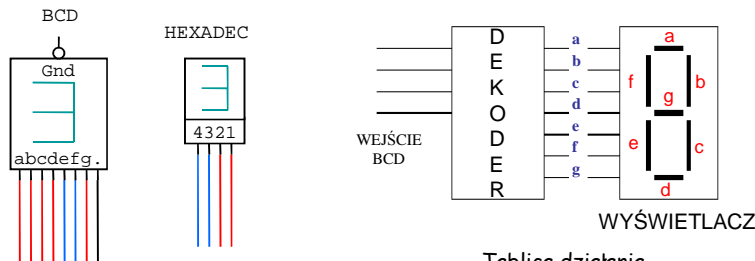
Przyjęta konwencja: stan aktywny wyjścia = 1

Budowa oparta o realizację następujących równań logicznych:

$$\begin{aligned}
 "0" &= \overline{A_0} * \overline{A_1} * \overline{A_2} * \overline{A_3} & "1" &= A_0 * \overline{A_1} * \overline{A_2} * \overline{A_3} & "2" &= \overline{A_0} * A_1 * \overline{A_2} * \overline{A_3}
 \end{aligned}$$

Dekoder BCD → wskaźnik siedmioelementowy

Dostosowanie do kodu siedmioelementowego (a, b, ..., g elementy wyświetlacza)



Tablica działania dekodera BCD → wskaźnik siedmioelementowy

Wejścia BCD				Wyjścia						
Q ₃	Q ₂	Q ₁	Q ₀	a	b	c	d	e	f	g
0	0	0	0	1	1	1	1	1	1	0
0	0	0	1	0	1	1	0	0	0	0
0	0	1	0	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	0	0	1
0	1	0	0	0	1	1	0	0	1	1
0	1	0	1	1	0	1	1	0	1	1
0	1	1	0	1	0	1	1	1	1	1
0	1	1	1	1	1	1	0	0	0	0
1	0	0	0	1	1	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1

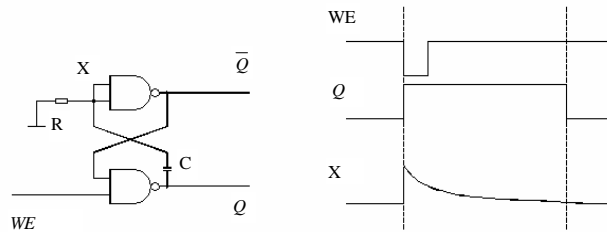
Przyjęta konwencja: stan aktywny = 1

Wskaźniki na ciekłych kryształach najbardziej sprawne energetycznie

Dekodery BCD i alfanumeryczne - do wyświetlaczy z diod świecących, ciekłokrystalicznych.

Przerzutnik monostabilny (uniwibrator, mono-flop)

Najprostszy przerzutnik monostabilny można zbudować z bramek NAND:



- „0” logiczne na wejściu ustawia wyjście Q do stanu „1” i ładuje kondensator
- Rozładowanie kondensatora przez opornik ze stałą czasową RC . Po czasie proporcjonalnym do stałej RC układ powraca do stanu wyjściowego: $Q=„0”$.
- Czas trwania poziomu wysokiego na wyjściu Q określa stała czasowa RC (czas rozładowania kondensatora)

Zastosowanie

- ustalenie szerokości okna czasowego dla pomiaru (odmierzanie czasu)
- kształtowanie i unormowanie sygnałów logicznych (czas trwania)
- pomiar pojemności lub oporu

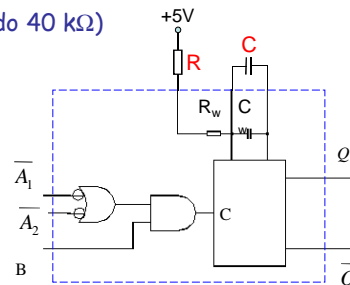
Specjalizowane układy przerzutników monostabilnych (74121 i 74123)

Gdy wejście C znajdzie się w stanie logicznym „1” => na wyjściu Q generowany impuls o czasie trwania proporcjonalnym do stałej czasowej RC

Wewnętrzna pojemność i rezystancja - generacja impulsu długości około 40 ns

- można zwiększać rezystancję (z $2\text{ k}\Omega$ do $40\text{ k}\Omega$)
- można zwiększać pojemność (dowolnie)

➔ można generować z dobrą powtarzalnością impulsy o czasie trwania do 40 s

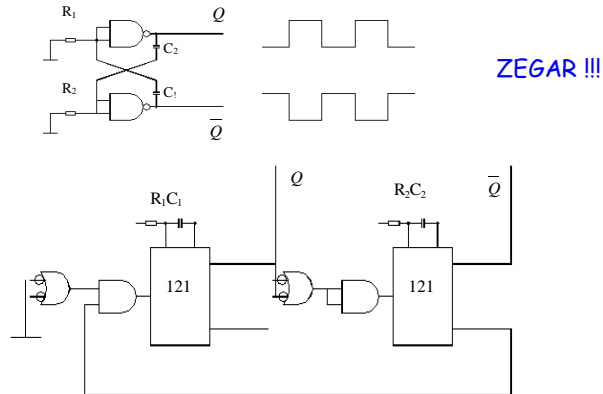


W układzie 74123: dwa przerzutniki monostabilne restrygowalne

Przerzutnik astabilny (multiwibrator, flip-flop)

Przerzutniki astabilne są generatorami impulsów prostokątnych.

Najprostszy układ można zbudować z bramek lub przerzutników monostabilnych



Rejestracja i analiza sygnałów analogowych

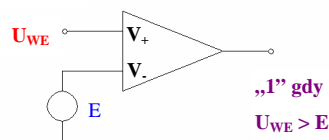
- > Komparator analogowy
- > Przetwornik cyfrowo-analogowy (DAC)
- > Przetwornik analogowo-cyfrowy (ADC)

Komparator analogowy:

- > układ pośredniczący między elektroniką analogową i cyfrową

Komparator analogowy służy do porównywania napięć analogowych

WEJŚCIE



Komparator - specyficzny rodzaj wzmacniacza porównującego dwa napięcia:

- > V_+ (na wejściu nieodwracającym fazy) i
- > V_- (na wejściu odwracającym fazę).

Jeśli zachodzi relacja: $V_+ > V_-$, to stan wyjściu jest jedynką logiczną

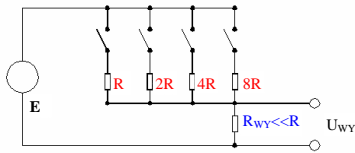
Uwaga:

Komparatora analogowego nie należy mylić z komparatorem cyfrowym, który służy do porównywania słów logicznych

Przetwornik cyfrowo-analogowy

Przetwornik cyfrowo-analogowy (DAC - Digital - Analog Converter)

➤ wytwarza napięcie proporcjonalne do wartości słowa logicznego na wejściu



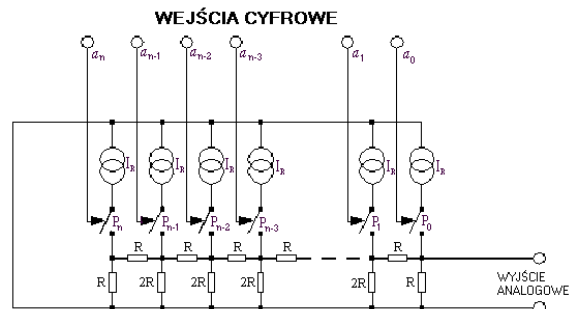
Działanie najprostszych (2-4 -bitowych) opiera się na zasadzie dzielnika napięcia

Nieliniowe działanie dzielnika liczby bitów

Wielobitowe (do 18 bitów) przetworniki cyfrowo-analogowe buduje się w oparciu o drabinki rezystorów zasilane za pomocą bardzo stabilnych źródeł prądowych

$$U_{wy} = \frac{2}{3} I_R \cdot R \cdot \sum_{i=0}^n \frac{P_i}{2^i}$$

Przetworniki cyfrowo - analogowe => do budowy programowalnych generatorów przebiegów analogowych, sterowników analogowych, itd



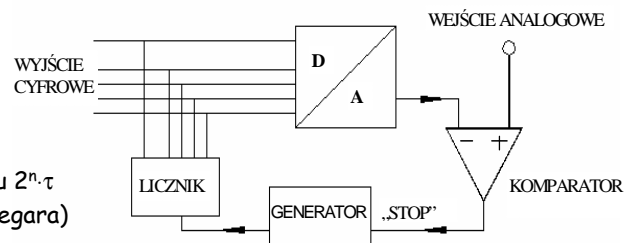
Przetwornik analogowo-cyfrowy

Przetwornik analogowo-cyfrowy (ADC - Analog - Digital Converter)

➤ zamiana wartości napięcia (lub natężenia prądu) wejściowego na słowo logiczne

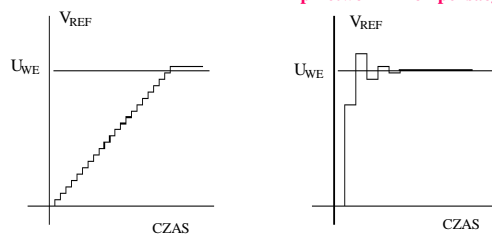
Powolna konwersja:

przy n-bitowym słowie wyjściowym wymaga czasu $2^n \cdot \tau$ (τ czas trwania impulsu zegara)



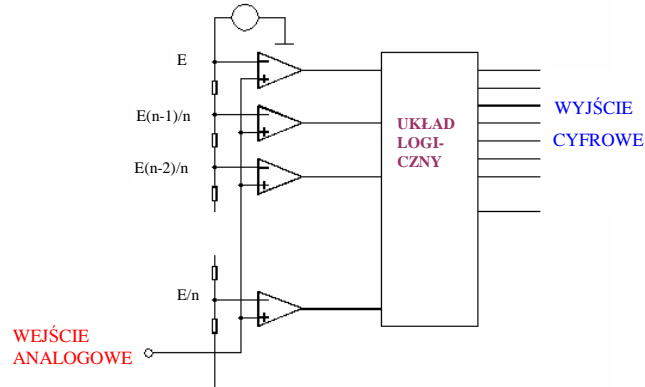
Przetwornik kompensacyjny:

czas konwersji wynosi $n \cdot \tau$
=> rzędu kilkudziesięciu μs



Im mniejsza dokładność przetwarzania tym większa szybkość konwersji

Najszybsze są przetworniki analogowo-cyfrowe typu flash

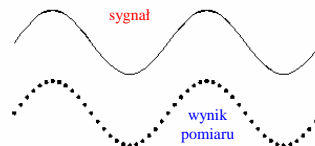
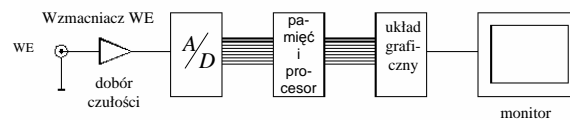


- Dokładność przetworników 10 bitów przy częstotliwości próbkowania 1 GHz (Hewlett-Packard, Tektronix, National Instruments, Aqiris)
- Możliwe tworzenie układów przetworników pracujących sekwencyjnie
→ częstotliwość próbkowania sięga 10 GHz
- Przetworniki typu „flash” o większej liczbie bitów są wolniejsze:
12 bitów - 100 MHz, 14 bitów - 50 MHz (firma Ga-Ge)

Przetwornik analogowo cyfrowy - podstawowy element układów pomiarowych

Przykład: **oscylloskop cyfrowy**

UPROSZCZONY SCHEMAT OSCYLOSKOPU CYFROWEGO



Szybkie przetworniki analogowo-cyfrowe i cyfrowo-analogowe: podstawowe urządzenia do cyfrowego zapisu, przetwarzania i odtwarzania obrazu i dźwięku