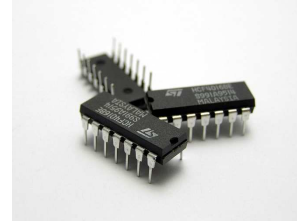
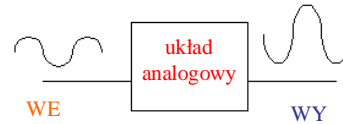


2014

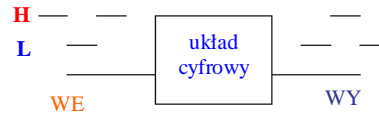
CYFROWE UKŁADY SCALONE



➤ **Układy analogowe:** przetwarzanie napięć (lub prądów), których wartości zawierają się w pewnym przedziale wartości.



➤ **Układy cyfrowe:** przetwarzanie sygnałów o dwóch wartościach napięć (ewentualnie prądów): wysokiej (**H**-high) i niskiej (**L**-low)



The Nobel Prize in Physics 2000

"for basic work on information and communication technology"

"for developing semiconductor heterostructures used in high-speed- and opto-electronics"

"for his part in the invention of the integrated circuit"



Zhores I. Alferov

1/4 of the prize

Russia

A.F. Ioffe Physico-Technical Institute St. Petersburg, Russia

b. 1930



Herbert Kroemer

1/4 of the prize

Federal Republic of Germany

University of California Santa Barbara, CA, USA

b. 1928



Jack S. Kilby

1/2 of the prize

USA

Texas Instruments Dallas, TX, USA

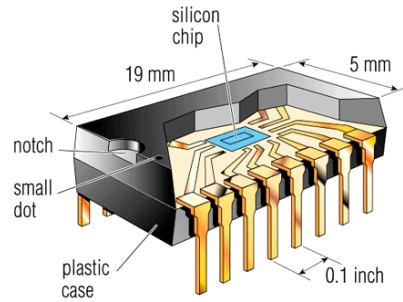
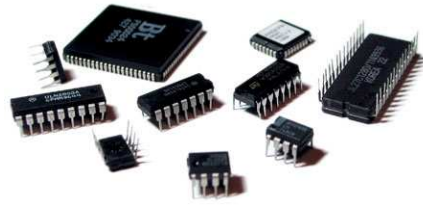
b. 1923
d. 2005

Jack S. Kilby - german, 1957

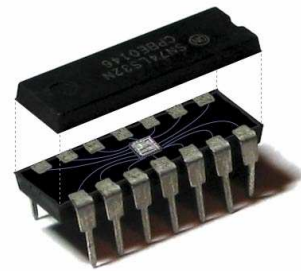
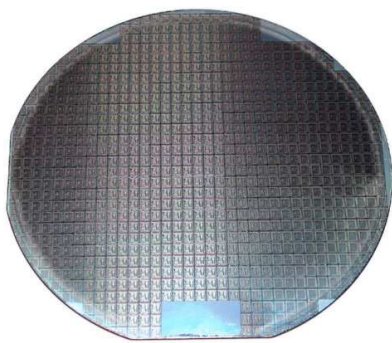
Robert Noyce - krzem, technologia planarna, 1957



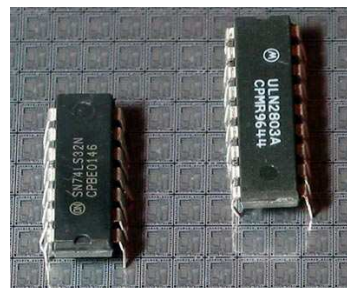
← Pierwszy układ scalony



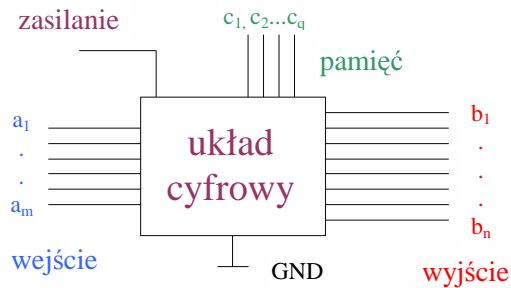
Technologia planarna



Funkcja układu scalonego określona
w trakcie konstruowania i produkcji



Układ cyfrowy posiada: m wejść, n wyjść i q stanów pamięciowych



Wektory a, b , czy c \rightleftarrows słowa logiczne

Bit: element podstawowy słowa logicznego

Bajt: słowo ośmiobitowe

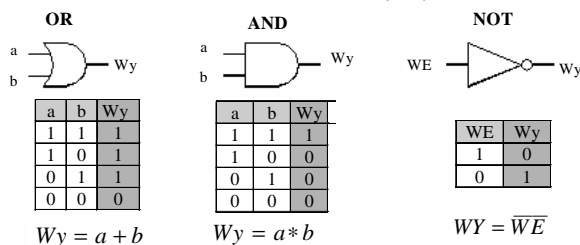
- Stan słowa wyjściowego zależy od aktualnego stanu słowa wejściowego
- Stan słowa pamięci zależy zarówno od aktualnego stanu słowa wejściowego oraz od stanu słowa poprzednio zapamiętanego

Układy cyfrowe wykonują określone funkcje logiczne

Działanie układów cyfrowych opisuje dwuwartościowa algebra Boole'a
(logika matematyczna)

Bramki logiczne: układy elektroniczne realizujące funkcje logiczne
(wytwarzane jako monolityczne układy elektroniczne)

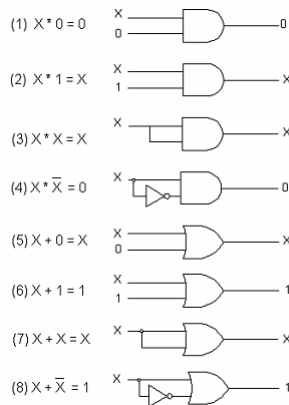
PODSTAWOWE FUNKTORY LOGICZNE \rightleftarrows BRAMKI LOGICZNE



Poziomom elektrycznym H i L układu cyfrowego odpowiadają wartości logiczne:

1, 0
prawda, fałsz

Podstawowe twierdzenia i tożsamości algebry Boole'a



Prawa przemienności

$$x + y = y + x$$

$$x * y = y * x$$

Prawa łączności

$$x + (y + z) = (x + y) + z = x + y + z$$

$$x * (y * z) = (x * y) * z = x * y * z$$

Prawa rozdzielności:

$$x * (y + z) = x * y + x * z$$

$$(x + y) * (w + z) = x * w + y * w + x * z + y * z$$

$$\text{stad: } (x + y) * (x + z) = x + y * z$$

Inne tożsamości:

$$\overline{(\bar{x})} = x$$

$$x + x * y = x$$

$$\text{dowód: } x + x * y = x * (1 + y) = x * 1 = x$$

$$x + \bar{x} * y = x + y$$

$$x * y + \bar{x} * y = y$$

(przydatne przy minimalizacji funkcji!)

$$(x + y) * (\bar{x} + y) = y$$

Prawa de Morgana:

$$\overline{a + b} = \bar{a} * \bar{b}$$

$$\overline{a * b} = \bar{a} + \bar{b}$$

warto zapamiętać !!!

Najbardziej uniwersalne bramki:

NAND (NOT-AND)



a	b	WY
1	1	0
1	0	1
0	1	1
0	0	1

NOR (NOT-OR)



a	b	WY
1	1	0
1	0	0
0	1	0
0	0	1

Podstawowe twierdzenie logiczne:

Każdą funkcję logiczną można złożyć z kombinacji trzech podstawowych działań logicznych: alternatywy (OR), koniunkcji (AND) oraz negacji (NOT).



Każdą funkcję logiczną można utworzyć z kombinacji **tylko** bramek NAND lub **tylko** bramek NOR

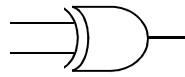
Układy logiczne:

- **kombinatoryczne** - stan wyjść określony jednoznacznie przez stan wejść
- **sekwencyjne** - odpowiedź zależy od stanu układu przed pobudzeniem

Exclusive OR

(różnica symetryczna)

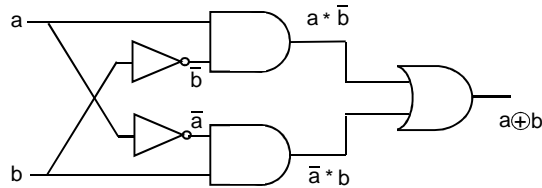
Jedna z bardziej użytecznych funkcji (bramek) logicznych



EX-OR

$$a \oplus b = \bar{a} * b + a * \bar{b}$$

a	b	WY
0	0	0
1	0	1
0	1	1
1	1	0



Logika dodatnia i logika ujemna

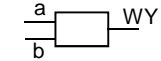
Poziomom elektrycznym H i L układu cyfrowego odpowiadają wartości logiczne:

logika dodatnia: H = „1” (prawda) i L = „0” (fałsz)

logika ujemna: H = „0” (fałsz) i L = „1” (prawda)

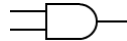
Zmiana funkcji logicznej danej bramki przy zmianie rodzaju logiki:

Bramka fizyczna



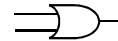
a	b	WY
L	L	L
L	H	L
H	L	L
H	H	H

logika dodatnia



a	b	WY
0	0	0
0	1	0
1	0	0
1	1	1

logika ujemna



a	b	WY
1	1	1
1	0	1
0	1	1
0	0	0

LOGIKA

dodatnia	ujemna
AND	OR
OR	AND
NAND	NOR
NOR	NAND

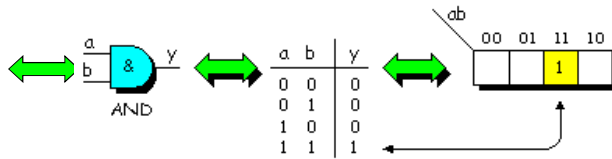
TABLICE KARNAUGH'a - podstawowe pojęcia

Tablice Karnauth'a to sposób przedstawienia funkcji logicznej

Przykład:

funktor logiczny AND

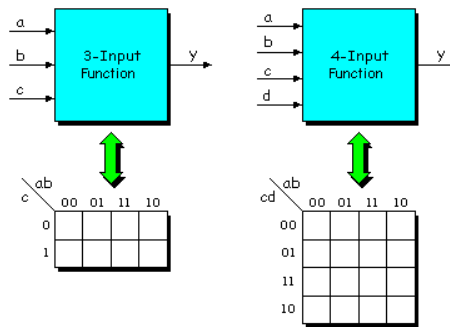
$f(a,b) = a \wedge b$



Każdej linii Tabeli Prawdy odpowiada komórka w tablicy Karnauth'a

Sekwencję adresów komórek opisuje kod Graya:

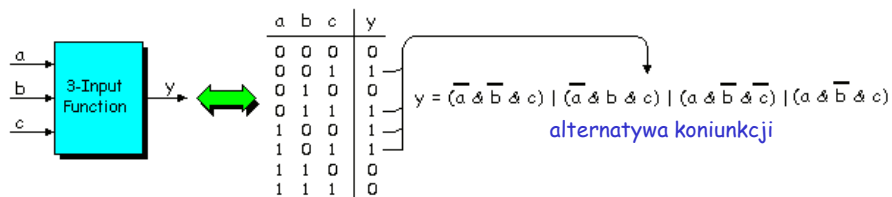
- sąsiednie adresy różnią się pojedynczym bitem



Zasada tworzenia tablic Karnauth'a dla funkcji logicznych trzech lub czterech argumentów

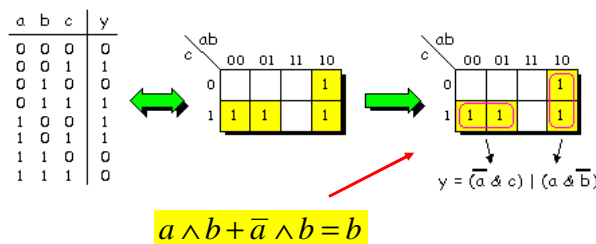
TABLICE KARNAUGH'a - minimalizacja funkcji logicznych

Funkcja logiczna określona na podstawie Tabeli Prawdy:

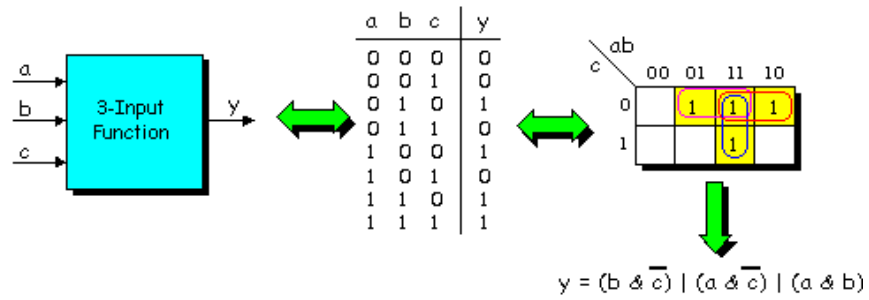


Ta sama funkcja logiczna zminimalizowana

metodą graficznej analizy Tablicy Karnauth'a (metoda grupowania par)

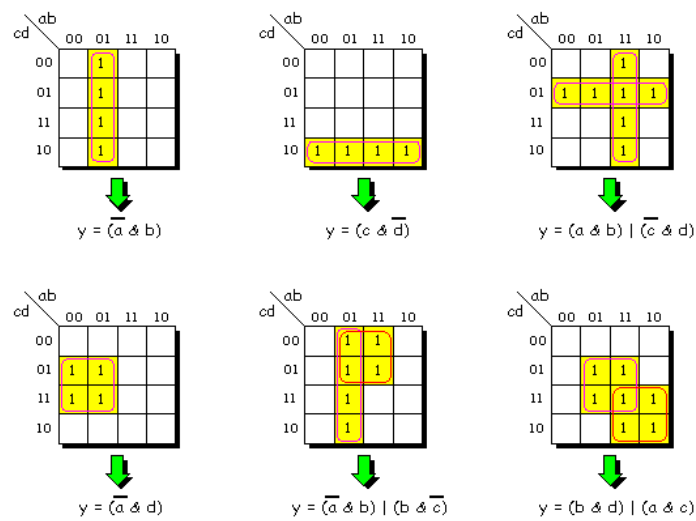


Inny przykład minimalizacji funkcji 3-wejściowej:

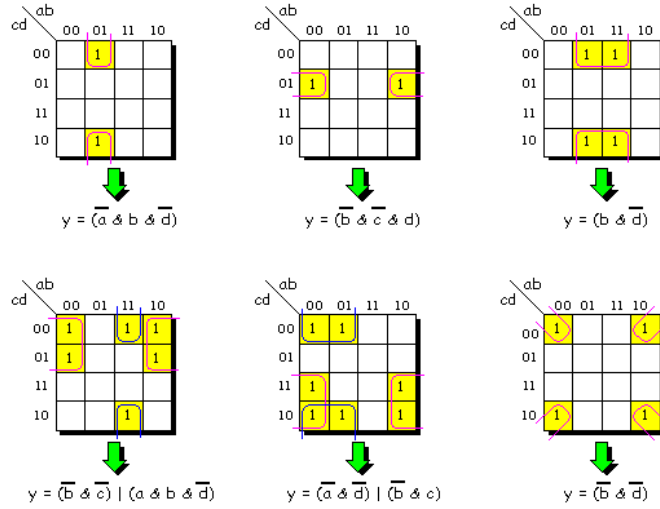


Przykład: implikacja $f(a,b) := a \Rightarrow b$

Reguły (wybrane) minimalizacji funkcji 4-wejściowej



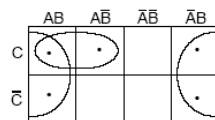
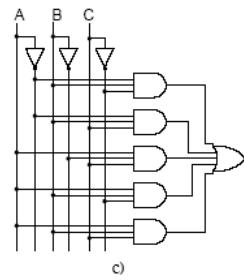
Reguły (wybrane) minimalizacji funkcji 4-wejściowej c.d.



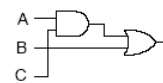
Przykład minimalizacji funkcji

A	B	C	Q
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

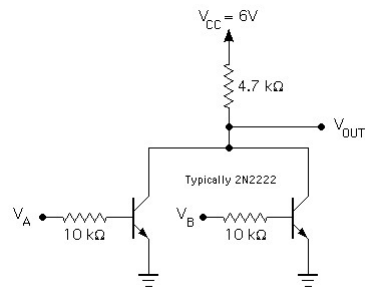
$$\bar{A}\bar{B}\bar{C} + \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC$$



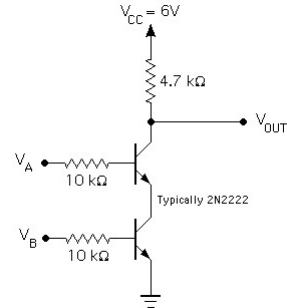
Układ „zminimalizowany”



Resistor-Transistor Logic - RTL

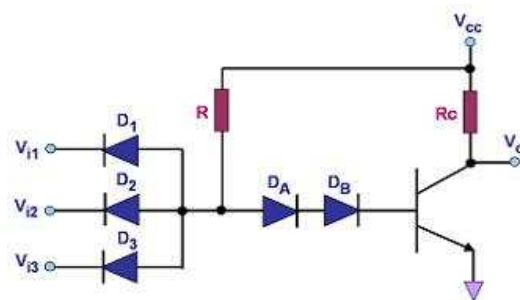


dwuwęściowa bramka NOR



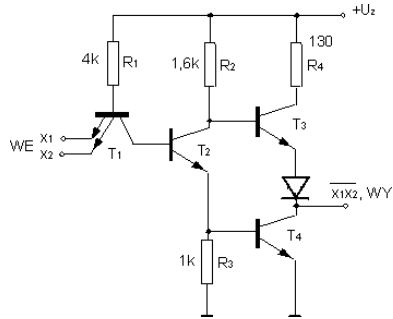
dwuwęściowa bramka NAND

Diode-Transistor Logic - DTL

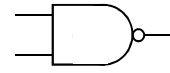


Trzywęściowa bramka NAND

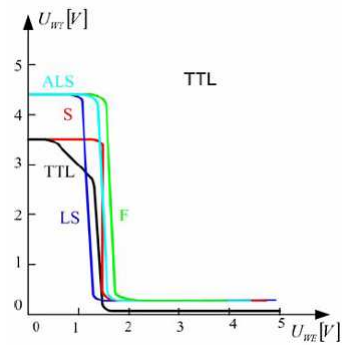
Transistor-Transistor Logic - TTL



dwuwęściowa bramka NAND



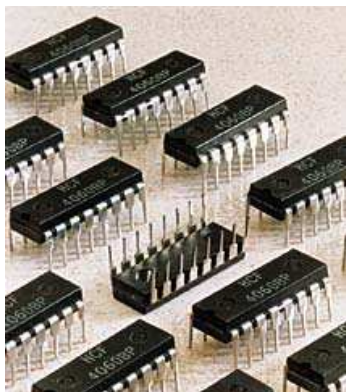
miniaturyzacja !!!



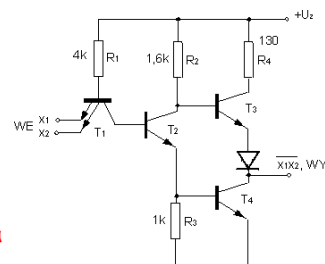
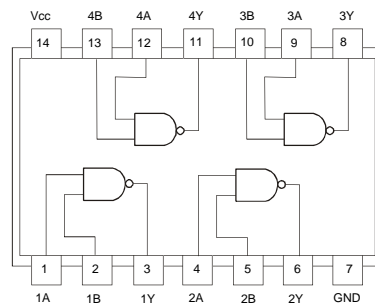
Układ 74F00 - cztery dwuwęściowe bramki NAND

$$Y = \overline{AB}$$

Układ elektroniczny realizujący funkcję logiczną:
„NAND dwóch argumentów”



Dane techniczne:
katalog producenta



Z bramek cyfrowych (bramek logicznych) tworzymy złożone układy elektroniczne

Grupy bramek cyfrowych tworzą tzw. rodziny

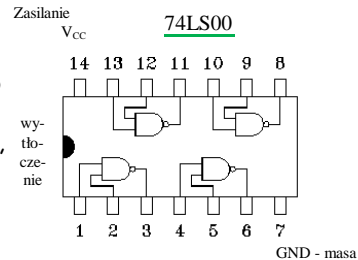
Przykład: **rodzina TTL** (Transistor - Transistor Logic), a w niej **seria 74**

Przedstawiciel:

układ scalony typu 74xx00 - cztery bramki NAND
(xx oznacza rodzaj bramki: S-szybka,

LS-szybka małej mocy,

.....



Zasilanie układu: VCC i GND

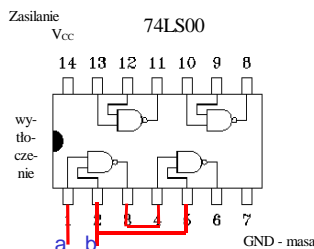
- Układ scalony działa (realizuje funkcje logiczne) po podłączeniu zasilania
- Wejścia i wyjścia bramek wyprowadzone na zewnętrzne „nóżki” układu scalonego
- Wartości napięć między wejściami i wyjściami a GND określają poziomy logiczne

Inne układy: 7402 - cztery bramki NOR, 7440 - 8-wejściowa bramka NAND itd.

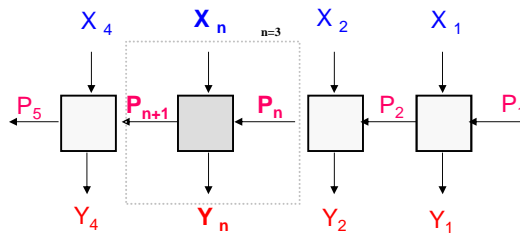
Patrz: katalog układów TTL na stronach internetowych Pracowni

Zasady budowania elektroniki z układami TTL serii 74 :

- układy zasilają się napięciem 5 ± 0.25 V;
- układy pracują w logice dodatniej;
- napięcie odpowiadające logicznemu zeru zawiera się między 0 a 0.4 V z dopuszczalnym marginesem błędów 0.4 V;
- napięcie odpowiadające logicznej jedynce wynosi 3.3 V lecz nie mniej niż 2.4 V z marginesem błędów 0.4 V;
- wejście bramki niepodłączone znajduje się w stanie logicznym „1”;
- **wyjść bramek nie wolno łączyć równolegle!!! Może to spowodować uszkodzenie;**
- średni czas propagacji sygnału przez bramkę wynosi od 1 do 30 ns (typowo - około 10 ns);
- średnie zużycie mocy przez bramkę wynosi około 10 mW;



Układy arytmetyczne (układy iteracyjne)



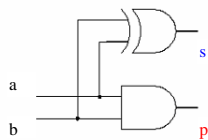
Słowo logiczne: liczba zapisana w danym **kodzie binarnym**.

Na przykład: słowo (1011) = liczba 11 = $1 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0$

Układy cyfrowe → operacje arytmetyczne na liczbach (słowach logicznych)

Półsumator - układ dodający dwie liczby jednobitowe a i b

Wynik: liczba dwubitowa - suma s i przeniesienie p



półsumator

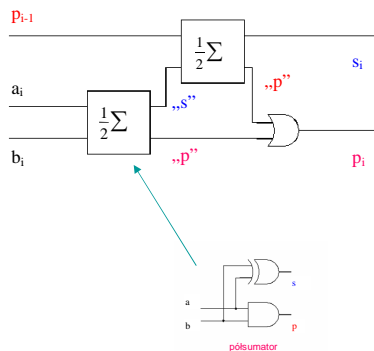
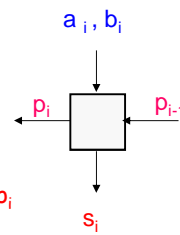
s - funkcja EXOR
p - funkcja AND

a	b	s	p
0	0	0	0
1	0	1	0
0	1	1	0
1	1	0	1

Sumator jednobitowy

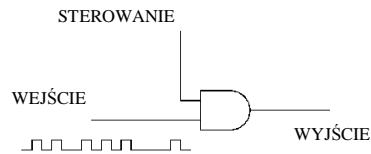
Układ iteracyjny:

- sumowanie a_i i b_i na i-tej pozycji
- uwzględnia przeniesienie z pozycji P_{i-1}
- generuje sumę s_i i przeniesienie na pozycję następną P_i



a_i	b_i	P_{i-1}	s_i	P_i
0	0	0	0	0
1	0	0	1	0
0	1	0	1	0
0	0	1	1	0
1	1	0	0	1
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1

Bramka AND do sterowania przepływem informacji



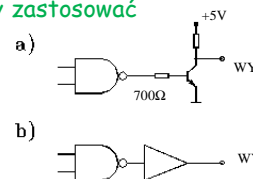
Impulsy wejściowe pojawiają się na wyjściu wtedy i tylko wtedy, gdy na wejściu sterującym istnieje stan logiczny „1”

Ograniczenie obciążenia wyjścia bramki logicznej!

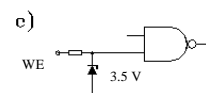
Każdy układ cyfrowy ma określoną obciążalność, czyli liczbę mówiącą ile wejść cyfrowych może być podłączonych do danego wyjścia lub jaki największy prąd może przepłynąć przez wyjście.

Gdy układ cyfrowy ma sterować innym układem należy zastosować

- wzmacniacz np. tranzystorowy (a)
- **drivere (b)** - wzmacniacz zwiększający obciążalność wyjścia bramki



Gdy do układu cyfrowego wprowadza się sygnał sterujący z zewnątrz, należy zadbać o zachowanie standardowych napięć i polaryzacji



np. za pomocą diody Zenera

- ograniczamy maksymalne napięcie na wejściu bramki (3.5 V),
- ograniczamy poziom napięcia o odwróconej polaryzacji do -0.7 V