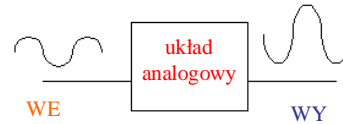


2013

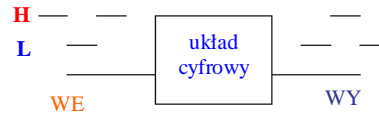
## CYFROWE UKŁADY SCALONE



➤ **Układy analogowe:** przetwarzanie napięć (lub prądów), których wartości zawierają się w pewnym przedziale wartości.



➤ **Układy cyfrowe:** przetwarzanie sygnałów o dwóch wartościach napięć (ewentualnie prądów): wysokiej (**H**-high) i niskiej (**L**-low)



### The Nobel Prize in Physics 2000

"for basic work on information and communication technology"

"for developing semiconductor heterostructures used in high-speed- and opto-electronics"

"for his part in the invention of the integrated circuit"



**Zhores I. Alferov**

1/4 of the prize

Russia

A.F. Ioffe Physico-Technical Institute St. Petersburg, Russia

b. 1930



**Herbert Kroemer**

1/4 of the prize

Federal Republic of Germany

University of California Santa Barbara, CA, USA

b. 1928



**Jack S. Kilby**

1/2 of the prize

USA

Texas Instruments Dallas, TX, USA

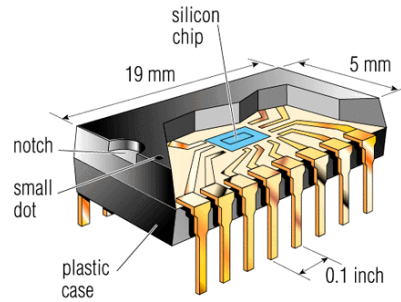
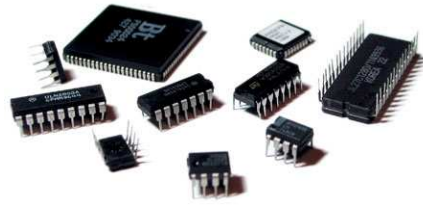
b. 1923  
d. 2005

Jack S. Kilby - german, 1957

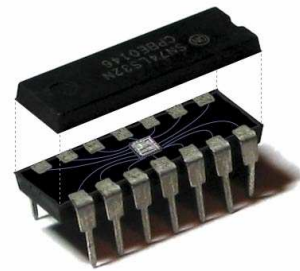
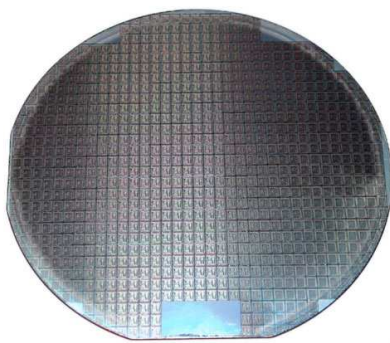
Robert Noyce - krzem, technologia planarna, 1957



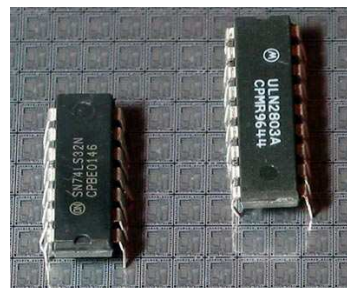
← Pierwszy układ scalony



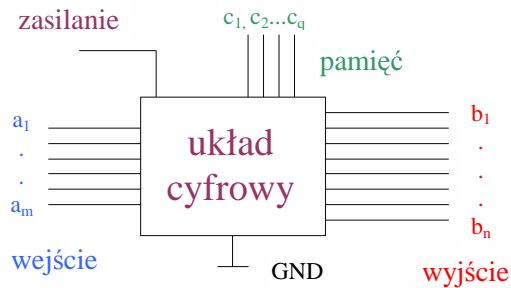
## Technologia planarna



Funkcja układu scalonego określona  
w trakcie konstruowania i produkcji



Układ cyfrowy posiada:  $m$  wejść,  $n$  wyjść i  $q$  stanów pamięciowych



Wektory  $a, b$ , czy  $c$   $\rightleftarrows$  słowa logiczne

**Bit:** element podstawowy słowa logicznego

**Bajt:** słowo ośmiobitowe

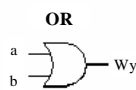
- Stan słowa wyjściowego zależy od aktualnego stanu słowa wejściowego
- Stan słowa pamięci zależy zarówno od aktualnego stanu słowa wejściowego oraz od stanu słowa poprzednio zapamiętanego

Układy cyfrowe wykonują określone funkcje logiczne

Działanie układów cyfrowych opisuje dwuwartościowa algebra Boole'a  
(logika matematyczna)

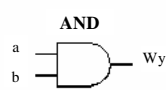
**Bramki logiczne:** urządzenia elektroniczne realizujące funkcje logiczne  
(wytwarzane jako monolityczne układy elektroniczne)

PODSTAWOWE FUNKTORY LOGICZNE  $\iff$  BRAMKI LOGICZNE



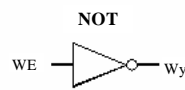
a	b	Wy
1	1	1
1	0	1
0	1	1
0	0	0

$$W_y = a + b$$



a	b	Wy
1	1	1
1	0	0
0	1	0
0	0	0

$$W_y = a * b$$



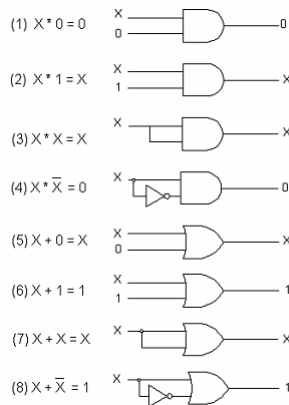
WE	Wy
1	0
0	1

$$W_y = \overline{WE}$$

Poziomom elektrycznym H i L układu cyfrowego odpowiadają wartości logiczne:

1, 0  
prawda, fałsz

### Podstawowe twierdzenia i tożsamości algebry Boole'a



#### Prawa przemienności

$$x + y = y + x$$

$$x * y = y * x$$

#### Prawa łączności

$$x + (y + z) = (x + y) + z = x + y + z$$

$$x * (y * z) = (x * y) * z = x * y * z$$

#### Prawa rozdzielności:

$$x * (y + z) = x * y + x * z$$

$$(x + y) * (w + z) = x * w + y * w + x * z + y * z$$

$$\text{stad: } (x + y) * (x + z) = x + y * z$$

#### Inne tożsamości:

$$\overline{(\bar{x})} = x$$

$$x + x * y = x$$

$$\text{dowód: } x + x * y = x * (1 + y) = x * 1 = x$$

$$x + \bar{x} * y = x + y$$

$$x * y + \bar{x} * y = y$$

(przydatne przy minimalizacji funkcji!)

$$(x + y) * (\bar{x} + y) = y$$

#### Prawa de Morgana:

$$\overline{a + b} = \bar{a} * \bar{b}$$

$$\overline{a * b} = \bar{a} + \bar{b}$$

warto zapamiętać !!!

Najbardziej uniwersalne bramki:

NAND (NOT-AND)



a	b	WY
1	1	0
1	0	1
0	1	1
0	0	1

NOR (NOT-OR)



a	b	WY
1	1	0
1	0	0
0	1	0
0	0	1

#### Podstawowe twierdzenie logiczne:

Każdą funkcję logiczną można złożyć z kombinacji trzech podstawowych działań logicznych: alternatywy (OR), koniunkcji (AND) oraz negacji (NOT).



Każdą funkcję logiczną można utworzyć z pewnej kombinacji **tylko** bramek NAND lub **tylko** bramek NOR

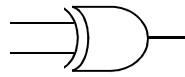
#### Układy logiczne:

- **kombinatoryczne** - stan wyjść określony jednoznacznie przez stan wejść
- **sekwencyjne** - odpowiedź zależy od stanu układu przed pobudzeniem

## Exclusive OR

(różnica symetryczna)

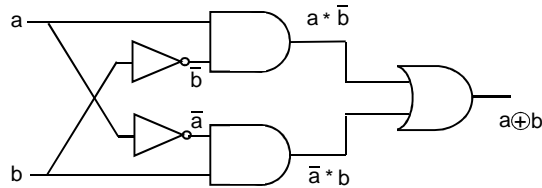
Jedna z bardziej użytecznych funkcji (bramek) logicznych



EX-OR

$$a \oplus b = \bar{a} * b + a * \bar{b}$$

a	b	WY
0	0	0
1	0	1
0	1	1
1	1	0



## Logika dodatnia i logika ujemna

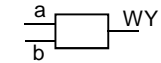
Poziomom elektrycznym H i L układu cyfrowego odpowiadają wartości logiczne:

**logika dodatnia:** H = „1” (prawda) i L = „0” (fałsz)

**logika ujemna:** H = „0” (fałsz) i L = „1” (prawda)

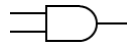
Zmiana funkcji logicznej danej bramki przy zmianie rodzaju logiki:

Bramka fizyczna



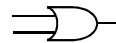
a	b	WY
L	L	L
L	H	L
H	L	L
H	H	H

logika dodatnia



a	b	WY
0	0	0
0	1	0
1	0	0
1	1	1

logika ujemna



a	b	WY
1	1	1
1	0	1
0	1	1
0	0	0

LOGIKA

dodatnia	ujemna
AND	OR
OR	AND
NAND	NOR
NOR	NAND

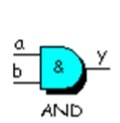
**TABLICE KARNAUGH'a - podstawowe pojęcia**

Tablice Karnaug'a to sposób przedstawienia funkcji logicznej

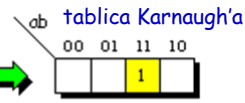
Przykład:

funktor logiczny AND

$f(a,b) = a \wedge b$



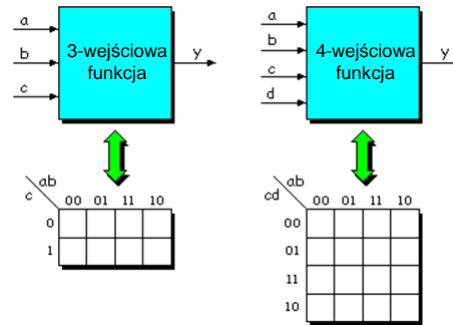
a	b	y
0	0	0
0	1	0
1	0	0
1	1	1



Każdej linii Tabeli Prawdy odpowiada komórka w tablicy Karnaug'a

Sekwencję adresów komórek opisuje kod Graya:

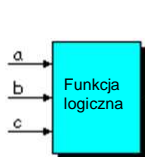
- sąsiednie adresy różnią się pojedynczym bitem



Zasada tworzenia tablic Karnaug'a dla funkcji logicznych trzech lub czterech argumentów

**TABLICE KARNAUGH'a - minimalizacja funkcji logicznych**

Funkcja logiczna określona na podstawie Tabeli Prawdy:



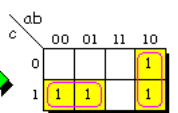
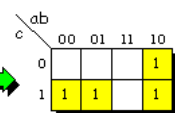
a	b	c	y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

$y = (\bar{a} \& \bar{b} \& c) \mid (\bar{a} \& b \& c) \mid (a \& \bar{b} \& c) \mid (a \& b \& c)$

Ta sama funkcja logiczna zminimalizowana

metodą graficznej analizy Tablicy Karnaug'a (metoda grupowania par)

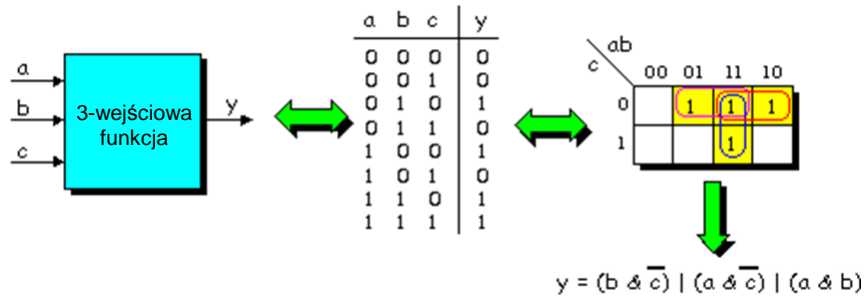
a	b	c	y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0



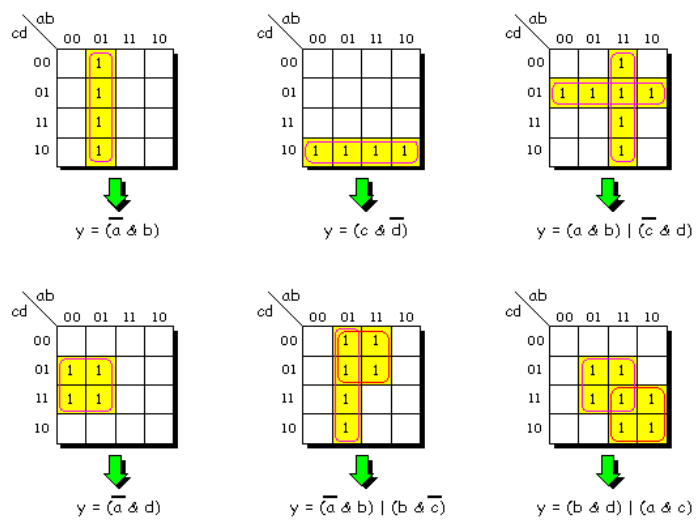
$y = (\bar{a} \& c) \mid (a \& \bar{b})$

$a \wedge b + \bar{a} \wedge b = b$

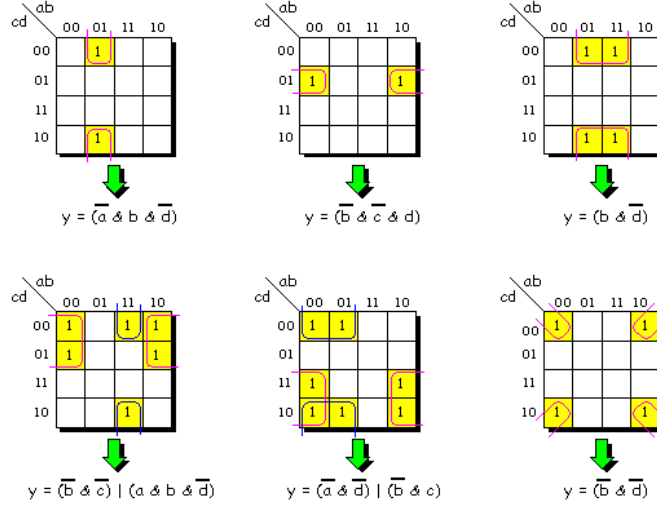
Inny przykład minimalizacji funkcji 3-wejściowej:



Reguły (wybrane) minimalizacji funkcji 4-wejściowej



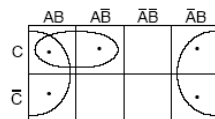
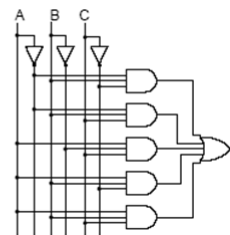
Reguły (wybrane) minimalizacji funkcji 4-wejściowej c.d.



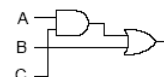
Przykład minimalizacji funkcji

A	B	C	X
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

$$\bar{A}B\bar{C} + \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC$$



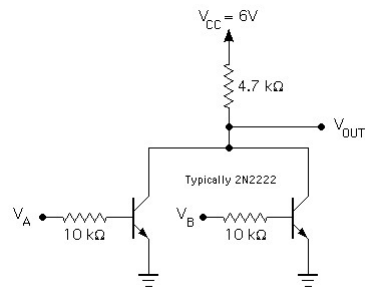
Układ „zminimalizowany”



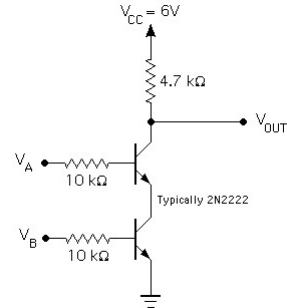
Przykład: implikacja  $f(a,b) := a \Rightarrow b$



## Resistor-Transistor Logic - RTL

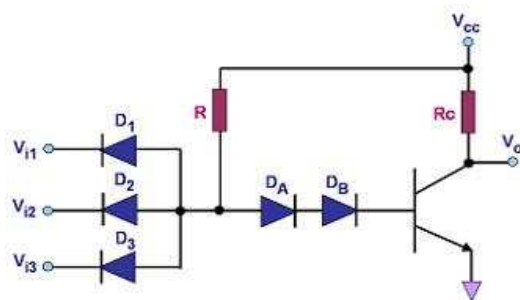


dwuwejściowa bramka NOR



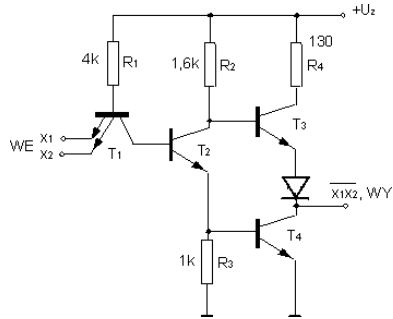
dwuwejściowa bramka NAND

## Diode-Transistor Logic - DTL

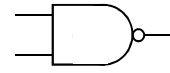


Trzywejściowa bramka NAND

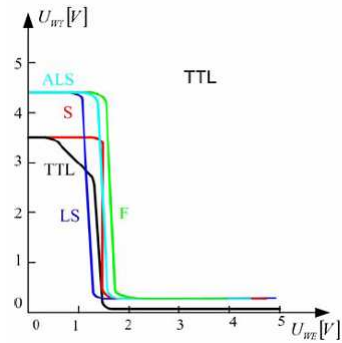
## Transistor-Transistor Logic - TTL



dwuwęściowa bramka NAND



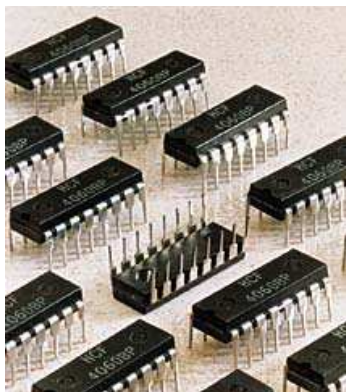
miniaturyzacja !!!



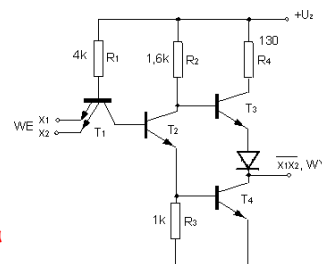
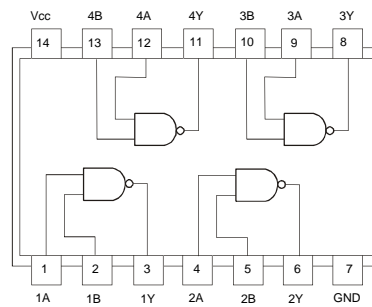
## Układ 74F00 - cztery dwuwęściowe bramki NAND

$$Y = \overline{AB}$$

Układ elektroniczny realizujący funkcję logiczną:  
„NAND dwóch argumentów”



Dane techniczne:  
katalog producenta



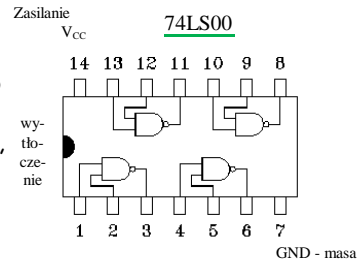
Z bramek cyfrowych (bramek logicznych) tworzymy złożone układy elektroniczne

Grupy bramek cyfrowych tworzą tzw. rodziny

Przykład: **rodzina TTL** (Transistor - Transistor Logic), a w niej **seria 74**

**Przedstawiciel:**

układ scalony typu 74xx00 - cztery bramki NAND  
(xx oznacza rodzaj bramki: S-szybka,  
LS-szybka małej mocy,  
.....



**Zasilanie układu: VCC i GND**

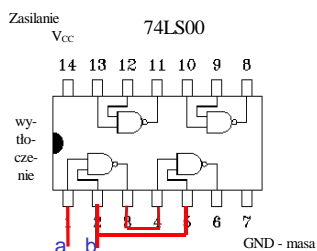
- Układ scalony działa (realizuje funkcje logiczne) po podłączeniu zasilania
- Wejścia i wyjścia bramek wyprowadzone na zewnętrzne „nóżki” układu scalonego
- Wartości napięć między wejściami i wyjściami a GND określają poziomy logiczne

Inne układy: 7402 - cztery bramki NOR, 7440 - 8-wejściowa bramka NAND itd.

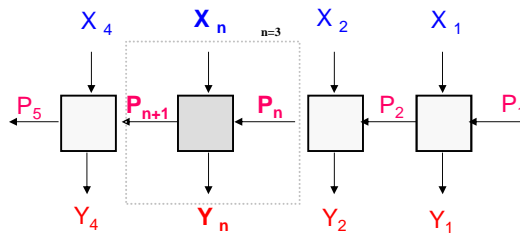
Patrz: katalog układów TTL na stronach internetowych Pracowni

**Zasady budowania elektroniki z układami TTL serii 74 :**

- układy zasilają się napięciem  $5 \pm 0.25$  V;
- układy pracują w logice dodatniej;
- napięcie odpowiadające logicznemu zeru zawiera się między 0 a 0.4 V z dopuszczalnym marginesem błędów 0.4 V;
- napięcie odpowiadające logicznej jedynce wynosi 3.3 V lecz nie mniej niż 2.4 V z marginesem błędów 0.4 V;
- wejście bramki niepodłączone znajduje się w stanie logicznym „1”;
- **wyjść bramek nie wolno łączyć równolegle!!! Może to spowodować uszkodzenie;**
- średni czas propagacji sygnału przez bramkę wynosi od 1 do 30 ns (typowo - około 10 ns);
- średnie zużycie mocy przez bramkę wynosi około 10 mW;



**Układy arytmetyczne (układy iteracyjne)**



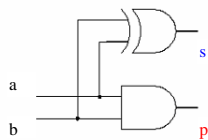
**Słowo logiczne:** liczba zapisana w danym **kodzie binarnym**.

Na przykład: słowo (1011) = liczba 11 =  $1 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0$

Układy cyfrowe → operacje arytmetyczne na liczbach (słowach logicznych)

**Półsumator** - układ dodający dwie liczby jednobitowe a i b

**Wynik:** liczba dwubitowa - suma s i przeniesienie p



półsumator

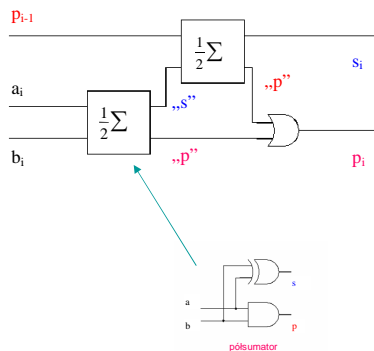
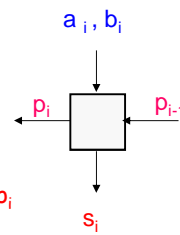
s - funkcja EXOR  
p - funkcja AND

a	b	s	p
0	0	0	0
1	0	1	0
0	1	1	0
1	1	0	1

**Sumator jednobitowy**

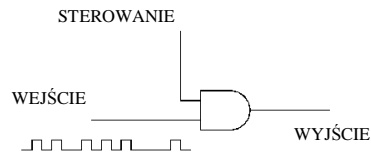
Układ iteracyjny:

- sumowanie  $a_i$  i  $b_i$  na i-tej pozycji
- uwzględnia przeniesienie z pozycji  $P_{i-1}$
- generuje sumę  $s_i$  i przeniesienie na pozycję następną  $P_i$



$a_i$	$b_i$	$P_{i-1}$	$s_i$	$P_i$
0	0	0	0	0
1	0	0	1	0
0	1	0	1	0
0	0	1	1	0
1	1	0	0	1
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1

## Bramka AND do sterowania przepływem informacji



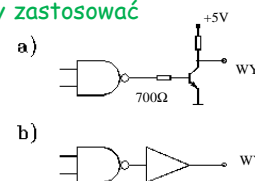
Impulsy wejściowe pojawiają się na wyjściu wtedy i tylko wtedy, gdy na wejściu sterującym istnieje stan logiczny „1”

### Ograniczenie obciążenia wyjścia bramki logicznej!

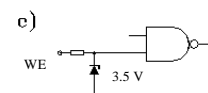
Każdy układ cyfrowy ma określoną obciążalność, czyli liczbę mówiącą ile wejść cyfrowych może być podłączonych do danego wyjścia lub jaki największy prąd może przepłynąć przez wyjście.

Gdy układ cyfrowy ma sterować innym układem należy zastosować

- wzmacniacz np. tranzystorowy (a)
- **driver (b)** - wzmacniacz zwiększający obciążalność wyjścia bramki



Gdy do układu cyfrowego wprowadza się sygnał sterujący z zewnątrz, należy zadbać o zachowanie standardowych napięć i polaryzacji



np. za pomocą diody Zenera

- ograniczamy maksymalne napięcie na wejściu bramki (3.5 V),
- ograniczamy poziom napięcia o odwróconej polaryzacji do -0.7 V

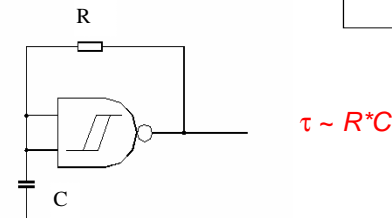
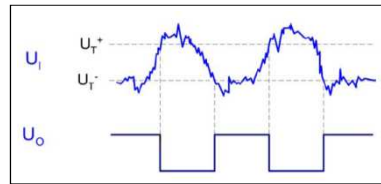
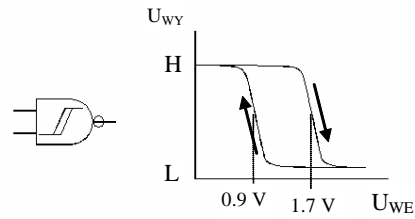
### Bramki logiczne o specjalnych cechach

#### Bramka Schmitta (74132):

- niestandardowa bramka cyfrowa
- charakterystyka zawiera pętlę histerezy

#### Zastosowania:

- wprowadzanie do elektroniki cyfrowej sygnałów analogowych powolnych i zakłóconych
- najprostsze generatory przebiegów prostokątnych - **ZEGAR**

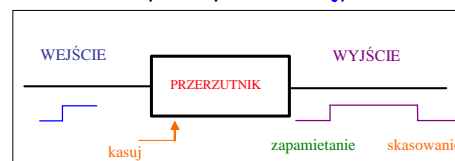


### Przerzutniki

Układy logiczne sekwencyjne - odpowiedź zależy od stanu układu przed pobudzeniem

(dotychczas mówiliśmy o układach logicznych kombinatorycznych -  
- stan wyjść określony jednoznacznie przez stan wejść)

Przerzutniki: klasa urządzeń cyfrowych → najprostsze układy pamięciowe



Przerzutnik zapamiętuje zmianę stanu logicznego wejścia

Stan zapamiętania sygnalizowany jest zmianą stanu wyjścia

Kasowanie stanu zapamiętania:

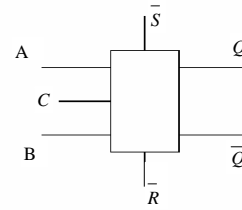
- przez podanie sygnału na wejście kasujące - **przerzutnik bistabilny**
- samoistnie, po czasie założonym przez konstruktora: **przerzutnik monostabilny**  
**przerzutnik astabilny**

Przerzutniki bistabilne:

- asynchroniczne: stan wyjścia ustalany jest przez stan wejść
- synchroniczne: ustalanie stanu wyjścia sterowane impulsami zegara

### Przerzutniki bistabilne

- ♦ **wejścia informacyjne** (A i B) określają stan wyjścia
- ♦ **wejścia asynchroniczne** R i S, (lub  $\bar{R}$  i  $\bar{S}$ ),
  - wymuszają odpowiednio „0” lub „1” na wyjściu Q (stany przeciwne na  $\bar{Q}$ )
  - mają „wyższy priorytet”: wymuszają stany na wyjściu niezależnie od stanów na wejściach informacyjnych



#### Przerzutniki bistabilne **synchroniczne**:

- wejście C **synchronizacji** sygnałem zegara
- stan na wyjściach Q i  $\bar{Q}$  ustala się po podaniu impulsu zegara na C

### Przerzutniki bistabilne

najprostszy przerzutnik bistabilny - **przerzutnik RS** (zwany *flip-flop*)

$\bar{S}$  (**Set**) - wejście sygnałów przeznaczonych do zapamiętania

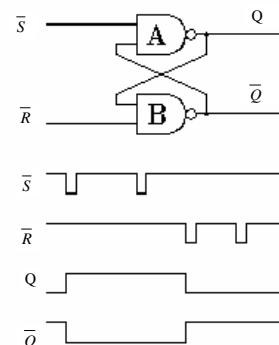
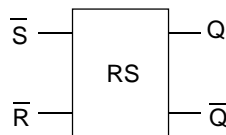
$\bar{R}$  (**Reset**) - wejście kasujące

Zmianę stanu wymusza się zerem logicznym na wejściach  $\bar{R}$  lub  $\bar{S}$

#### Przerzutnik asynchroniczny !

$\bar{R}$	$\bar{S}$	Q
1	0	1
0	1	0
1	1	Q
0	0	?

(zabronione)



Dwa wyjścia komplementarne: Q i  $\bar{Q}$

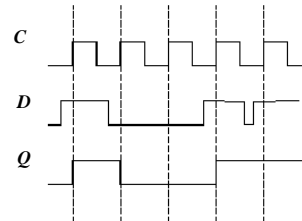
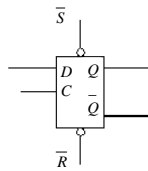
stany logicznie przeciwne

Poziomy wymuszające  $\bar{R}$  i  $\bar{S}$  **nie powinny pojawiać się jednocześnie !!!**

### Przerzutnik typu D synchroniczny

- jedno wejście informacyjne „D”
- wejścia asynchroniczne  $\bar{S}$   $\bar{R}$
- wejście synchronizacji C
- standardowe wyjścia Q i  $\bar{Q}$

D	Q
0	0
1	1



#### Z definicji (konstrukcji):

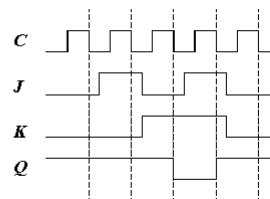
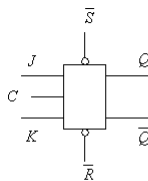
Wyjście Q przyjmuje wartość logiczną wejścia D w chwili pojawienia się **narastającego zbocza impulsu zegara**

podstawowy układ pamięciowy !!!

### Przerzutnik JK (Master - Slave) - przerzutnik bistabilny synchroniczny

tabela prawdy:

J	K	$Q_{n+1}$
0	0	$Q_n$
0	1	0
1	0	1
1	1	$\bar{Q}_n$



Przerzutnik dwutaktowy:

- stan wyjściowy wywołany jest przez **opadające zbocze impulsu zegara**
- stany na wejściach J i K muszą być ustalone przed pojawieniem się impulsu zegara
- stany na wejściach J i K w chwili narastania zbocza impulsu zegara określają stan wyjścia wywołany przez najbliższe zbocze opadające.



## Przerzutniki c. d.

**Przerzutnik typu T:** licznik, dzielnik częstotliwości

Definicja przerzutnika typu T: każdy impuls wejściowy (zegara) zmienia stan wyjścia

Wykorzystując przerzutnik typu JK można zrealizować inne typy przerzutników

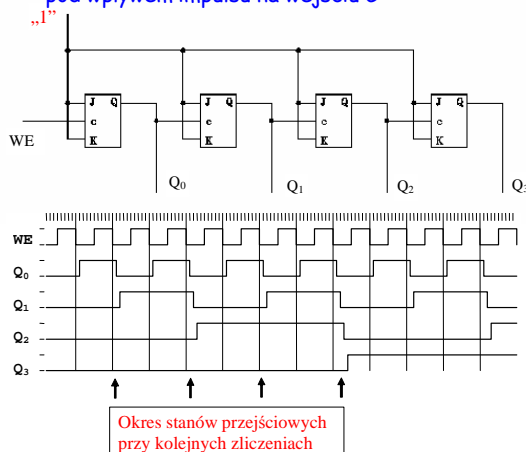
Realizacja synchronicznych przerzutników T i D z wykorzystaniem JK



## Liczniki - zliczanie impulsów

licznik szeregowy - szeregowo połączone bistabilne przerzutniki synchroniczne JK

każdy przerzutnik zmienia swój stan na przeciwny pod wpływem impulsu na wejściu C



LICZBA	CYFRA W KODZIE HEKSADECYMALNYM	ZAPIS DWÓJKOWY 2 <sup>3</sup> 2 <sup>2</sup> 2 <sup>1</sup> 2 <sup>0</sup>
0	0	0 0 0 0
1	1	0 0 0 1
2	2	0 0 1 0
3	3	0 0 1 1
4	4	0 1 0 0
5	5	0 1 0 1
6	6	0 1 1 0
7	7	0 1 1 1
8	8	1 0 0 0
9	9	1 0 0 1
10	A	1 0 1 0
11	B	1 0 1 1
12	C	1 1 0 0
13	D	1 1 0 1
14	E	1 1 1 0
15	F	1 1 1 1

Licznik złożony z n przerzutników może zliczyć do 2<sup>n</sup> impulsów

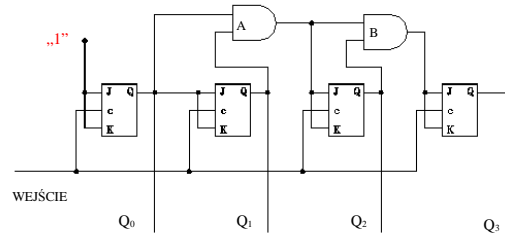
Kod stanów licznika czterobitowego = kod heksadecymalny

**Dodatkowa funkcja: dzielnik częstotności!**

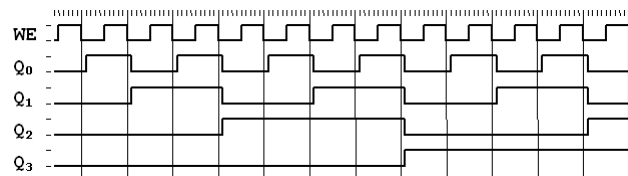
Czterobitowy licznik szeregowy: układ 7493

**Liczniki równoległe:**

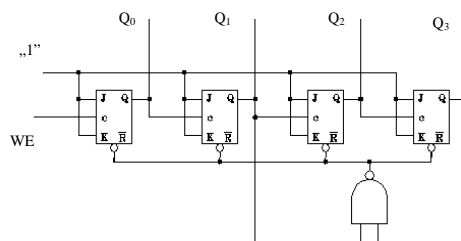
- jednoczesne sterowanie wejściami zegarowymi poszczególnych przerzutników
- sterowanie funkcją każdego przerzutnika przez podanie „0” lub „1” na J i K
- stan zmienia tylko ten przerzutnik na którego wejścia J i K podana jest „1”
- szybszy niż licznik szeregowy



Przebiegi rzeczywiste - uwzględniony czas reakcji przerzutnika J-K i bramki AND

**Liczniki dziesiętne - pracujące w kodzie dziesiętnym -**

BCD (Binary Coded Decimal)

**Zliczanie modulo 10**

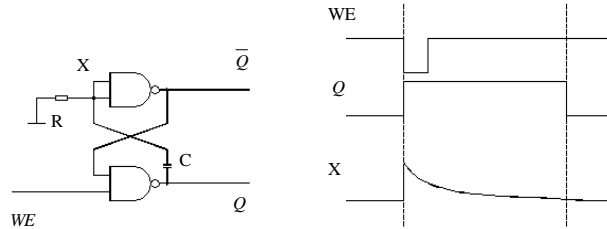
CYFRA	BCD
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

W szeregowym liczniku BCD bramka AND wykrywa dziesiątkę (stan 1010) i zeruje licznik za pomocą asynchronicznych wejść kasujących  $\bar{R}$

Liczniki BCD w układach 7490

### Przerzutnik monostabilny (uniwibrator, mono-flop)

Najprostszy przerzutnik monostabilny można zbudować z bramek NAND:



- „0” logiczne na wejściu ustawia wyjście Q do stanu „1” i ładuje kondensator
- Rozładowanie kondensatora przez opornik ze stałą czasową  $RC$ . Po czasie proporcjonalnym do stałej  $RC$  układ powraca do stanu wyjściowego:  $Q=„0”$ .
- Czas trwania poziomu wysokiego na wyjściu Q określa stała czasowa  $RC$  (czas rozładowania kondensatora)

#### Zastosowanie

- ustalenie szerokości okna czasowego dla pomiaru (odmierzanie czasu)
- kształtowanie i unormowanie sygnałów logicznych (czas trwania)
- pomiar pojemności lub oporu

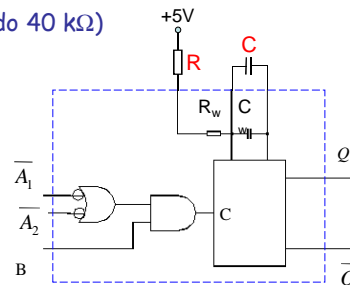
### Specjalizowane układy przerzutników monostabilnych (74121 i 74123)

Gdy wejście C znajdzie się w stanie logicznym „1” => na wyjściu Q generowany impuls o czasie trwania proporcjonalnym do stałej czasowej  $RC$

Wewnętrzna pojemność i rezystancja - generacja impulsu długości około 40 ns

- można zwiększać rezystancję (z  $2\text{ k}\Omega$  do  $40\text{ k}\Omega$ )
- można zwiększać pojemność (dowolnie)

➔ można generować z dobrą powtarzalnością impulsy o czasie trwania do 40 s

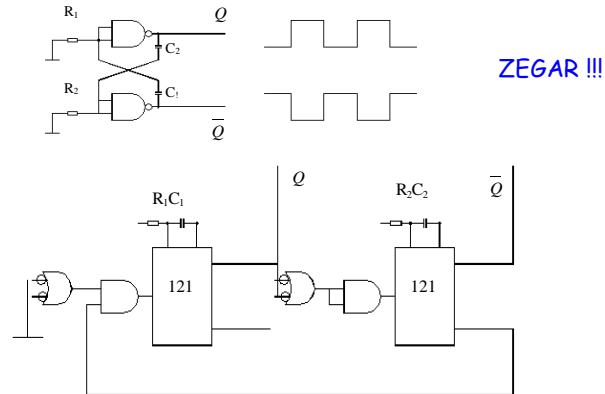


W układzie 74123: dwa przerzutniki monostabilne retrygerowalne

### Przerzutnik astabilny (multiwibrator, flip-flop)

Przerzutniki astabilne są generatorami impulsów prostokątnych.

Najprostszy układ można zbudować z bramek lub przerzutników monostabilnych



### Rejestracja i analiza sygnałów analogowych

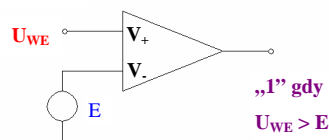
- > Komparator analogowy
- > Przetwornik cyfrowo-analogowy (DAC)
- > Przetwornik analogowo-cyfrowy (ADC)

#### Komparator analogowy:

- > układ pośredniczący między elektroniką analogową i cyfrową

Komparator analogowy służy do porównywania napięć analogowych

WEJŚCIE



Komparator - specyficzny rodzaj wzmacniacza porównującego dwa napięcia:

- >  $V_+$  (na wejściu nieodwracającym fazy) i
- >  $V_-$  (na wejściu odwracającym fazę).

Jeśli zachodzi relacja:  $V_+ > V_-$ , to stan wyjściu jest jedynką logiczną

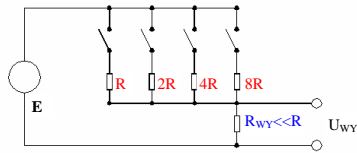
#### **Uwaga:**

Komparatora analogowego nie należy mylić z komparatorem cyfrowym, który służy do porównywania słów logicznych

### Przetwornik cyfrowo-analogowy

Przetwornik cyfrowo-analogowy (DAC - Digital - Analog Converter)

➤ wytwarza napięcie proporcjonalne do wartości słowa logicznego na wejściu



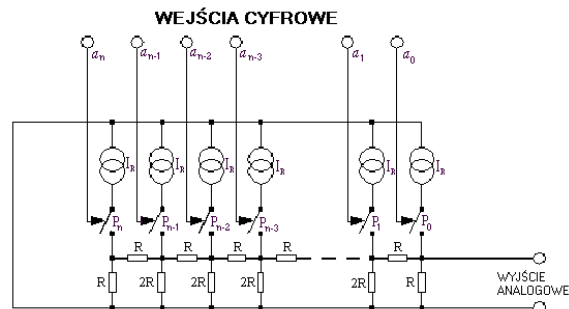
Działanie najprostszych (2-4 -bitowych) opiera się na zasadzie dzielnika napięcia

Nieliniowe działanie dzielnika liczby bitów

Wielobitowe (do 18 bitów) przetworniki cyfrowo-analogowe buduje się w oparciu o drabinki rezystorów zasilane za pomocą bardzo stabilnych źródeł prądowych

$$U_{wy} = \frac{2}{3} I_R \cdot R \cdot \sum_{i=0}^n \frac{P_i}{2^i}$$

Przetworniki cyfrowo - analogowe => do budowy programowalnych generatorów przebiegów analogowych, sterowników analogowych, itd



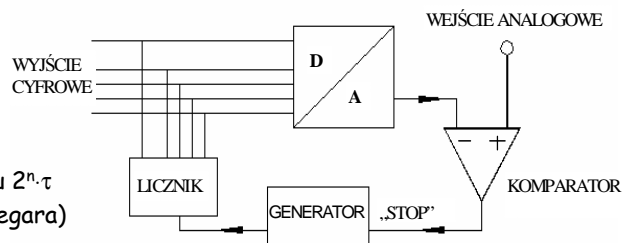
### Przetwornik analogowo-cyfrowy

Przetwornik analogowo-cyfrowy (ADC - Analog - Digital Converter)

➤ zamiana wartości napięcia (lub natężenia prądu) wejściowego na słowo logiczne

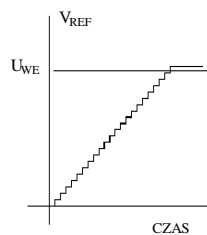
Powolna konwersja:

przy n-bitowym słowie wyjściowym wymaga czasu  $2^n \cdot \tau$  ( $\tau$  czas trwania impulsu zegara)

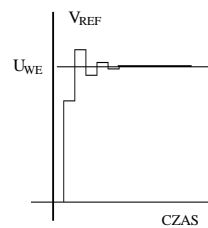


**Przetwornik kompensacyjny:**

czas konwersji wynosi  $n \cdot \tau$   
=> rzędu kilkudziesięciu  $\mu s$

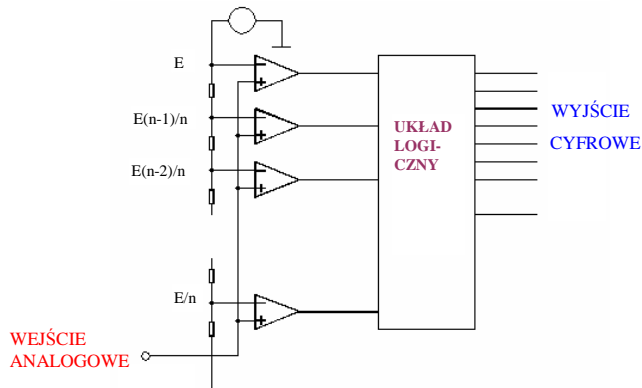


**przetwornik kompensacyjny**



Im mniejsza dokładność przetwarzania tym większa szybkość konwersji

### Najszybsze są przetworniki analogowo-cyfrowe typu flash

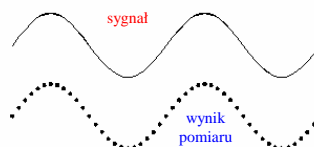
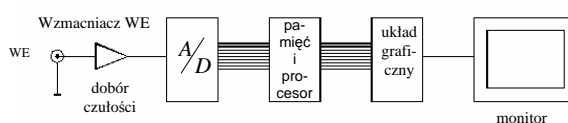


- Dokładność przetworników 10 bitów przy częstotliwości próbkowania 1 GHz (Hewlett-Packard, Tektronix, National Instruments, Aqiris)
- Możliwe tworzenie układów przetworników pracujących sekwencyjnie  
→ częstotliwość próbkowania sięga 10 GHz
- Przetworniki typu „flash” o większej liczbie bitów są wolniejsze:  
12 bitów - 100 MHz, 14 bitów - 50 MHz (firma Ga-Ge)

### Przetwornik analogowo cyfrowy - podstawowy element układów pomiarowych

Przykład: **oscylloskop cyfrowy**

#### UPROSZCZONY SCHEMAT OSCYLOSKOPU CYFROWEGO



Szybkie przetworniki analogowo-cyfrowe i cyfrowo-analogowe: podstawowe urządzenia do cyfrowego zapisu, przetwarzania i odtwarzania obrazu i dźwięku